

UNIVERSITÉ DU QUÉBEC À MONTREAL

SYSTÈME DE DÉTECTION ET  
DE MESURE DE LA FLUORESCENCE

MÉMOIRE  
PRÉSENTÉ  
COMME EXIGENCE PARTIELLE  
DE LA MAÎTRISE EN INFORMATIQUE

PAR  
RAR HASSAN

MARS 2006

UNIVERSITÉ DU QUÉBEC À MONTRÉAL  
Service des bibliothèques

Avertissement

La diffusion de ce mémoire se fait dans le respect des droits de son auteur, qui a signé le formulaire *Autorisation de reproduire et de diffuser un travail de recherche de cycles supérieurs* (SDU-522 – Rév.01-2006). Cette autorisation stipule que «conformément à l'article 11 du Règlement no 8 des études de cycles supérieurs, [l'auteur] concède à l'Université du Québec à Montréal une licence non exclusive d'utilisation et de publication de la totalité ou d'une partie importante de [son] travail de recherche pour des fins pédagogiques et non commerciales. Plus précisément, [l'auteur] autorise l'Université du Québec à Montréal à reproduire, diffuser, prêter, distribuer ou vendre des copies de [son] travail de recherche à des fins non commerciales sur quelque support que ce soit, y compris l'Internet. Cette licence et cette autorisation n'entraînent pas une renonciation de [la] part [de l'auteur] à [ses] droits moraux ni à [ses] droits de propriété intellectuelle. Sauf entente contraire, [l'auteur] conserve la liberté de diffuser et de commercialiser ou non ce travail dont [il] possède un exemplaire.»

# Résumé

Le besoin de concevoir des systèmes de détection efficaces de diverses substances afin d'améliorer le contrôle de qualité et la sécurité environnementale, nous amène à chercher de nouvelles approches pour contourner les problèmes liés aux systèmes de détection actuels, tels leur taille, coût, sélectivité et consommation d'énergie. Il est aussi souhaitable de définir un modèle de développement qui ne soit pas contraint par le besoin d'une connaissance précise des processus physiques sous-jacents, souvent inconnus.

Ce mémoire décrit la mise en œuvre partielle d'un dispositif permettant d'identifier et de mesurer la concentration de substances fluorophoriques dans un milieu optique typique (Solution liquide ou suspension dans un fluide). La méthode est basée sur des mesures de fluorescence multispectrales, réalisées en excitant une substance inconnue avec une ou plusieurs diodes électroluminescentes qui couvrent un intervalle de longueurs d'ondes donné. La conception du détecteur photoélectrique repose sur la propriété inhérente des diodes électroluminescentes d'agir comme détecteurs photoélectriques quand elles sont polarisées à l'envers, et cela en offrant une réponse spectrale qui dépend de leur couleur. Dans ce mémoire, on propose un système dont l'entrée est composée d'une diode excitatrice et d'un ensemble de diodes électroluminescentes de différentes couleurs qui détectent la lumière à différentes longueurs d'ondes. Les données acquises par les photodiodes sont transmises à un système d'amplification puis à un convertisseur analogique numérique avant d'être acheminées vers un microcontrôleur implémenté sur une puce FPGA. Ce dernier permet de commander le processus de saisie des données et l'affichage des résultats obtenus quant au type et à la concentration des données obtenues. Un réseau de neurones artificiel (RNA) codé en logiciel réalise le traitement des données requis. Ce mémoire couvre tous les aspects du design sauf celui du RNA.

**Mots clés:** Mesure de fluorescence, Photodiode, FPGA, MicroBlaze.

# Abstract

The need to design efficient models for sensing different substances to improve environmental quality control and security brings us to look for a new approach to avoid some sensing models problems which are dimensions, cost, selectivity, and power consumption. It is also desirable to define a development model that is not constrained by the exactly knowledge of the physical process related to the subject.

This thesis describes a partial conception of a device that can identify and measure the concentration of fluorophore substances in a light conducting environment, typically a liquid suspension or solution. The method is based on multi-spectral fluorescence measurement, achieved by exciting the unknown substance with a light emitting diode covering a large wavelength range. The photodetector design exploits the inherent capability of diodes to act as photodetectors when reversed-biased providing a spectral response depending of the LEDs colors. Hence, the proposed system's front end consists of luminescent diode used as a light source and a set of different colors LEDs used as photodetectors. The data acquired by different wavelength photodiodes is passed through an amplification stage and an analog to digital converter before dispatching them to a microcontroller implemented on a FPGA board which allow us to control the data capture process and display results related to data type and concentration. The required data processing is achieved by an artificial neurons network conceived by software. This thesis covers all the design aspects except the ANN.

**Keywords:** Fluorescence measurement, Led, Photodiode, FPGA, MicroBlaze.

# Remerciement

Ce travail existe grâce au Dr Mounir Boukadoum qui est derrière l'idée de concevoir un système de détection à base de fluorescence. Je le remercie de m'avoir proposé ce travail comme sujet de mémoire, de m'avoir aidé et guidé tout au long de mes recherches et de m'avoir fourni tous les outils nécessaires pour compléter ce travail. Je remercie aussi ma collègue Tabari Karima pour les nombreux conseils au sujet des débogage software et hardware tout au long de cette recherche.

Un grand merci à mes parents à qui je dois mon éducation, mon savoir et qui ont fait de moi l'homme que je suis aujourd'hui. Aussi je voudrai remercier ma femme et mes sœurs d'avoir pris soin de moi tout au long de mes études.

# *Table de matières*

Résumé.....	i
Abstract.....	ii
Remerciement.....	iii
Liste des tableaux.....	vi
Liste des figures.....	iv
Liste des sigles et abréviations.....	iv
<b>Introduction et problématiques.....</b>	<b>1</b>
Introduction et problématique.....	1
But du mémoire.....	2
Plan du mémoire.....	3
<b>Chapitre 1 Notions fondamentales sur la fluorescence et sa détection.....</b>	<b>4</b>
1.1 Fluorescence.....	5
1.2 Les détecteurs photoélectriques.....	10
<b>Chapitre 2 Travaux effectués dans le domaine de la détection et la mesure de fluorescence.....</b>	<b>21</b>
2.1 Yasutada et Shunjro.....	22
2.2 Bensaoula et Starikov.....	23
2.3 Polerecky et Hamrle.....	27
2.4 Mary et Kolber.....	31
2.5 Rao et Albano.....	34
2.6 Conclusion.....	36
<b>Chapitre 3 FPGA.....</b>	<b>37</b>
3.1 Qu'est ce qu'un FPGA ?.....	38
3.2 Outils de modélisation et synthèse.....	42

<b>Chapitre 4 Architecture du système de mesure proposé.....</b>	<b>45</b>
4.1 Design du système de détection.....	46
4.2 Composantes utilisés.....	48
4.3 Module de contrôle.....	52
<b>Chapitre 5 Validation du design.....</b>	<b>65</b>
5.1 Programme de gestion.....	66
5.2 Conversions analogiques numériques.....	68
5.3 Fonctionnement Globale.....	69
<b>Conclusion et travaux futurs .....</b>	<b>72</b>
<b>Bibliographie.....</b>	<b>73</b>
<b>Annexe 1.....</b>	<b>75</b>
<b>Annexe 2.....</b>	<b>88</b>

## *Liste des tableaux*

Tab 1. Sensibilité de différentes photodiodes	pp 12
Tab 2. Courant d'obscurité pour différentes photodiodes	pp 12
Tab 3. Caractéristiques des diodes	pp 48
Tab 4. Paramètres de l'UART Lite	pp 54
Tab 5. Tableau des valeurs de conversion	pp 68
Tab 6. Ressources utilisées	pp 71



## *Listes des figures*

Figure 1. Diagramme de transition électronique	Page 8
Figure 2. Structure de la jonction PN	Page 11
Figure 3. Influence des photons sur la jonction PN	Page 11
Figure 4. La photodiode PIN	Page 11
Figure 5. Structure du photomultiplicateur à cinq dynodes	Page 13
Figure 6. Principe du photomultiplicateur	Page 14
Figure 7. Alimentation du photomultiplicateur	Page 14
Figure 8. Condensateur MOS	Page 16
Figure 9. Polarisation d'un condensateur	Page 16
Figure 10. Détecteur optoélectronique de type MOS	Page 17
Figure 11. Structure du transfert de charges	Page 17
Figure 12. Transfert des charges en biphase de G1 à G3	Page 18
Figure 13. Signaux de commande du transfert biphase	Page 19
Figure 14. Structure de transfert à quatre phases	Page 19
Figure 15. Cycle de transfert à quatre phases	Page 19
Figure 16. Schéma du Spectrophotomètre	Page 22
Figure 17. Prototype du Senseur	Page 24
Figure 18. Structures des détecteurs Opto-Chimiques	Page 25
Figure 19. Prototypes des détecteurs multifonctionnels	Page 26
Figure 20. Prototype du système de détection optique	Page 28
Figure 21. Diagramme du système de détection optique	Page 30
Figure 22. Réduction du bruit par modulation	Page 32
Figure 23. Modèle du système « Lock-in Amplifier »	Page 32

Figure 24. Diagramme fonctionnel du système de détection	Page33
Figure 25. Schéma fonctionnel du détecteur à base de GFP	Page35
Figure 26. Architecture interne d'un FPGA	Page38
Figure 27. Paramètres influençant le choix d'un FPGA	Page41
Figure 28. Méthodologie de désigne des composants FPGA	Page43
Figure 29. Diagramme d'un système de mesure standard	Page46
Figure 30. Diagramme de notre système de mesure	Page47
Figure 31. Longueurs d'onde du spectre visible	Page48
Figure 32. Convertisseur courant-tension	Page49
Figure 33. Ampli opérationnel OP37 de Analog Devices	Page49
Figure 34. Amplificateur non-inverseur	Page50
Figure 35. Ampli opérationnel AD712 de Analog Devices	Page50
Figure 36. Diagramme fonctionnel du MAX1110 de MAXIM	Page51
Figure 37. Spartan3S400 de Xilinx	Page52
Figure 38. Bloc diagramme de la Spartan3	Page53
Figure 39. Bloc diagramme du système proposé	Page54
Figure 40. Bloc diagramme du MicroBlaze	Page55
Figure 41. Architecture "Pipeline"	Page56
Figure 42. Le UART en phase de transmission	Page57
Figure 43. Schéma du core OPB_Timer	Page58
Figure 44. Bloc diagramme de l'OPB_GPIO	Page61
Figure 45. Connections des Bus	Page62
Figure 46. Instanciations des ports des périphériques	Page63
Figure 47. Disposition des diodes	Page64
Figure 48. Le système de détection de fluorescence proposé	Page64
Figure 49. Les résultats affichés sur l'Hyper Terminal	Page69
Figure 50. Spectres d'émission et de transmission	Page70

## *Liste des sigles et abréviations*

ASIC	Application-Specific Integrated Circuit
ASSP	Application-Specific Standard Part
BRAM	Block RAM
CCD	Charge coupled device
CLB	Configurable Logic Block
CMOS	Complementary metal oxide semiconductor
DCM	Digital Clock Manager
DRAM	Dynamic RAM
DSP	Digital signal processing
EDK	Embedded development kit
FPGA	Field programmable gate array
FIFO	First in first out
FSM	Finite state machine
GFP	Green Fluorescent protein
GPIO	General Purpose input/output
HDL	Hardware description language
IP	Intellectual Property
JTAG	joint test action group
LMB	Local memory bus
LSB	Least-significant bit
LFSR	Linear feedback shift register
LUT	Lookup table
MSB	Most-significant bit
OPB	On-Chip peripheral bus
OTP	One time programmable
PDA	Photodiode Array
PLD	Programmable logic device
RAM	Random access memory
RISC	Reduced instruction set computer
ROM	Read only memory
RTL	Register transfer level
SOC	System on chip
SRAM	Static RAM
UART	Universal asynchronous receiver/transmitter
VLSI	Very large scale integration

## Introduction et Problématique

La nature nous fournit de nombreux exemples de systèmes sensoriels de détection du monde environnant. Tous les types de vie, des bactéries aux êtres humains, ont développé un système donné pour percevoir le monde autour d'eux. Ces systèmes ont eu des millions d'années pour évoluer et certains d'entre eux démontrent une intégration continue de l'optoélectronique dans les systèmes biologiques. Nos yeux sont un excellent exemple.

Dans plusieurs activités quotidiennes et industrielles de la vie humaine, des instruments portatifs et peu coûteux pour la détection en temps réel des micro-organismes sont très utiles. Les domaines les plus importants incluent les analyses environnementales de l'air et de l'eau potable, l'industrie alimentaire, et la gestion d'eaux résiduaires. Dernièrement, la protection des personnes contre les actes bio-terroristes est aussi devenue un domaine d'application important. Finalement, plusieurs situations peuvent s'avérer critiques en ce qui concerne la détection en temps réel des micro-organismes dans des environnements clos ; c'est le cas des missions spatiales par exemple.

De nombreuses techniques ont été proposées pour traiter ce sujet. Généralement, la détection de substances spécifiques est basée sur la reconnaissance du spectre d'émission de la source d'excitation, du spectre d'absorption de la substance traitée et l'adéquation - lors de l'étape de photodétection - de la photoréponse du fluoromètre avec le spectre d'émission de la substance.

Cependant, cette approche classique exige que la conception du système de mesure doit être modifiée pour chaque substance ; d'où le besoin d'instruments qui sont capables de détecter une large gamme de substances avec un effort d'adaptation minimale. Un point plus important encore est la capacité du système de détection à déterminer avec succès la présence et la concentration des éléments recherchés, même s'ils sont en mixture avec d'autres éléments. Pour ce faire, il est nécessaire que le système de détection ait une très bonne sélectivité et une grande sensibilité afin de différencier des spectres avec des signatures semblables ou proches. À cet effet, les senseurs multifonctionnels ayant la capacité de sonder plusieurs propriétés sont très avantageux et deviennent une nécessité.

Parmi les nombreuses technologies disponibles, les méthodes optiques en général, et celles basées sur la fluorescence en particulier, ont déjà démontré des résultats prometteurs. Cependant elles sont complexes, encombrantes et coûteuses et elles sont souvent appliquées à concevoir uniquement des instruments de laboratoire. D'où le besoin de senseurs miniatures opérant en temps- réel, fiables, et intégrés, idéalement des systèmes tenant sur une puce (« System On a Chip » ou SOC).

## **But du mémoire**

Notre but est de concevoir un système optoélectronique portable pour identifier et mesurer la concentration du fluorophore en temps réel dans un environnement conducteur de lumière. Nous utiliserons un microcontrôleur "Microblaze" de la compagnie Xilinx, implémenté sur une puce FPGA de type "Spartan 3", comme contrôleur pour gérer les différents blocs et périphéries du système de détection. Ce microcontrôleur pourra aussi gérer les différents aspects du traitement des signaux obtenus lors d'une étape ultérieure. Le prototype sera composé de senseurs optoélectroniques multibandes pour l'acquisition des données de fluorescence qui seront par la suite transmises au microcontrôleur après amplification, filtrage et conversion de l'analogique vers le numérique.

## Plan du mémoire

Le chapitre 1 fournit des définitions générales liées aux systèmes de détection de fluorescence. Nous présentons quelques notions fondamentales sur le phénomène de fluorescence, sur la photodétection, et sur les détecteurs photoélectriques.

Le chapitre 2 présente différents systèmes de détection basés sur la fluorescence. Nous donnons une description générale de chaque approche présentant ainsi les caractéristiques et les inconvénients de chacune d'elles.

Le chapitre 3 introduit les réseaux logiques programmables « FPGA ». Nous expliquons ce qu'ils sont, leurs domaines d'utilisation, les environnements de développement, puis nous terminons le chapitre en présentant un simple exemple d'utilisation.

Le chapitre 4 décrit notre approche de construction du système de détection en présentant ses différents composants et en expliquant le mécanisme d'acquisition et de traitement des données.

Le chapitre 5 décrit les tests effectués pour valider notre design, et présente et discute les résultats obtenus.

Nous terminons enfin cette étude par une conclusion qui résume les travaux effectués dans le cadre de ce projet, et qui offre des orientations pour des travaux futurs.

## Notions fondamentales sur la fluorescence et sa détection

D'une façon générale, les techniques des systèmes de détection basées sur la fluorescence reposent sur un processus de quantification, de mesure et de représentation de la fluorescence. Le terme « détecteur photoélectrique » est devenu une expression répandue dans le domaine. En effet les photodiodes, les photomultiplicateurs, et les capteurs d'image CCD sont d'excellents détecteurs photoélectriques que l'on retrouve dans tous les systèmes de détection optoélectronique actuels, s'occupant ainsi du processus de quantification et la mesure de fluorescence.

Ce chapitre introduit les notions de base reliées aux techniques de détection basées sur la fluorescence. Tout d'abord, nous expliquons en détail le phénomène de fluorescence. Par la suite nous présentons différents modèles de photodétection.

## 1.1 La fluorescence

L'émission de la lumière par certaines molécules survient généralement suite à l'absorption de la lumière. Les processus d'émission et d'absorption sont dérivés de la nature électromagnétique de la lumière, de la structure moléculaire de la substance émettrice, ainsi que l'environnement de la molécule luminescente. Cette section explique le phénomène de fluorescence en commençant par introduire le principe d'absorption de la lumière, démontrant l'interaction de celle-ci avec la structure électronique moléculaire. Les principes de photodétection et les photodétecteurs seront traités ensuite.

### 1.1.1 Absorption de la lumière

#### Interaction de la lumière avec la structure électronique moléculaire

Une onde lumineuse peut être vue comme de l'énergie électromagnétique se déplaçant suivant une ligne droite avec une vitesse constante de  $3 \times 10^8$  m/s, engendrant un champ électrique oscillant du côté droit de la direction du déplacement de l'onde, ainsi qu'un champ magnétique oscillant à la même fréquence que le champ électrique du côté droit de la direction du déplacement de l'onde et du plan d'oscillations du vecteur du champ électrique. La fréquence d'oscillation du vecteur du champ électrique et magnétique est appelée la fréquence de la lumière  $\nu$ . La distance parcourue par l'onde durant la période d'une oscillation complète est appelée la longueur d'onde de la lumière  $\lambda$ . La vitesse, la fréquence, ainsi que la longueur d'onde sont reliées par l'équation suivante :

$$C = \lambda \nu$$

À cause du champ électrique associé à la lumière, une particule chargée (électron par exemple) placée sur le chemin de l'onde lumineuse peut exercer une force et sera capable d'absorber de l'énergie du champ électrique de l'onde lumineuse.

Si un électron appartenant au plus bas niveau électronique d'un atome absorbe de l'énergie du champ électrique d'une onde lumineuse, il sera promu à un niveau



électronique plus élevé. Donc l'atome aura absorbé de l'énergie à partir de la lumière et passera à un état d'excitation électronique.

Cependant, pour que l'électron soit capable d'absorber l'énergie de la lumière, il faut que celle-ci ait des fréquences bien particulières. La théorie quantique nous révèle que l'énergie associée à une longueur d'onde d'une lumière de fréquence  $\nu$  peut s'exprimer comme suit :

$$E = h\nu = hc/\lambda \quad (h \text{ étant la constante de Planck})$$

Une condition nécessaire pour que l'énergie d'une lumière de fréquence  $\nu$  soit absorbée par une molécule, étant dans un niveau de transition ou en repos, est que la différence d'énergie entre le niveau où la molécule est située et le niveau correspondant à l'excitation soit exactement égale à  $h\nu$  :

$$E_c - E_z = h\nu$$

Où  $E_c$  et  $E_z$  représentent respectivement l'énergie du niveau correspondant à l'excitation et l'énergie du niveau de départ. Si la différence d'énergie entre ces deux niveaux est différente de  $h\nu$  il n'y aura pas d'absorption de lumière et on dira que la molécule est transparente à la lumière de fréquence  $\nu$ . L'absorption de la lumière par une molécule est un type de transition électronique appelé absorption électronique ou excitation électronique. Elle est appelée aussi dipôle de transition électronique à cause de la distribution des changements de charge électronique moléculaire pendant l'absorption de la lumière.

## Spectre d'absorption

Le spectre d'absorption d'une molécule est une représentation graphique de l'absorbance durant les transitions électroniques dans la molécule. Les régions du spectre où l'intensité de la lumière absorbée est élevée sont appelées les fortes bandes d'absorption.

Par contre, lorsque l'intensité de la lumière absorbée est basse, elles sont appelées les faibles bandes d'absorption. La plupart des spectres d'absorption sont représentés par

l'absorbance en fonction des longueurs d'ondes, et sont utiles pour l'analyse quantitative ainsi que l'analyse qualitative. Une représentation tout aussi intéressante est celle où l'absorption est représentée par l'absorbance en fonction de la fréquence de l'onde lumineuse, du fait que la fréquence est linéairement dépendante de la différence d'énergie entre les états électroniques impliqués dans la transition. Cependant la première représentation est la plus utilisée, vu que les éléments de dispersion (Monochromateurs) des instruments spectraux dispersent la lumière linéairement (plus au moins) comme une fonction de longueur d'onde. Donc, il est plus facile de calibrer les monochromateurs avec une vitesse de numérisation constante en terme de longueur d'onde.

### 1.1.2 Processus de relaxation (Dé-excitation) [1]

L'absorption de la lumière conduit la molécule à de nombreux niveaux vibrationnels possibles dans l'un de ses états d'excitation électronique. Même si le processus d'absorption est très rapide, durant environ  $10^{-15}$ s, la séquence des événements durant laquelle la molécule excitée retourne à son plus bas niveau électronique est particulièrement lente, environ  $10^{-14}$ s à quelques secondes. Cependant, l'équilibre thermique engendré par la perte de l'énergie vibrationnelle est plus rapide,  $10^{-14}$  à  $10^{-12}$  secondes. La figure 1 montre les différents événements qui peuvent arriver lorsqu'une molécule excitée est entrain de revenir à son niveau électronique le plus bas.

Tout d'abord la molécule absorbe de l'énergie ( $A$ ) passant de son niveau vibrationnel le plus bas ( $v = 0$ ) résidant dans l'état le plus bas ( $S_0$ ) à d'autres niveaux vibrationnels ( $v = 0, 1, 2, 3$ ) résidant dans des états d'excitation supérieurs ( $S_1$  et  $S_2$ ). Par la suite un processus de conversion interne (CI) suivie d'un processus de relaxation vibrationnelle (RV) permet à la molécule de chuter au plus bas niveau vibrationnel ( $v = 0$ ) résidant dans l'état  $S_1$ .

À ce stade, il existe deux scénarios pour conduire la molécule à l'état  $S_0$ . Le premier consiste en un processus de fluorescence (F) suivie d'une relaxation vibrationnelle (RV), tandis que le deuxième utilise un processus Singulier-Triplet (ST) menant à un état transitoire ( $T_1$ ), puis un processus de phosphorescence ainsi qu'un autre Singulier-Triplet permettant à la molécule de rejoindre l'état de base  $S_0$ .

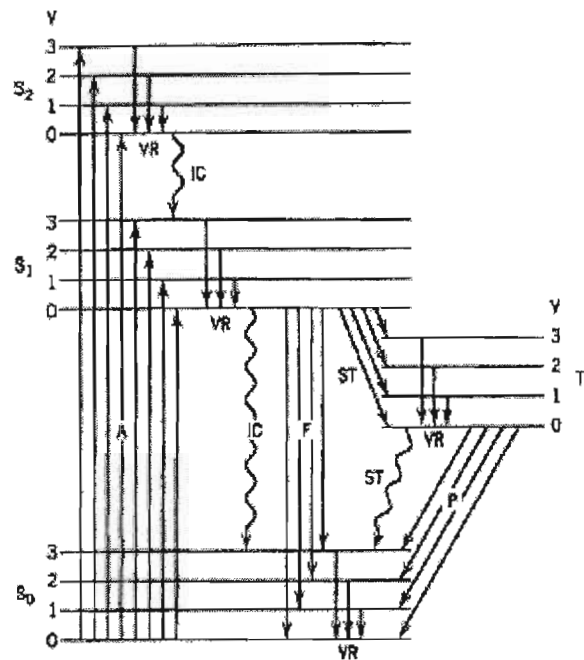


Figure 1. Diagramme de transition électronique [1]

## Relaxation Vibrationnelle

Une molécule peut être excitée par lumière. Une fois arrivée à l'état d'excitation, elle commencera alors à vibrer à une fréquence propre à l'état excité, libérant ainsi l'excès d'énergie sous forme de quantum infrarouge ou sous forme d'énergie cinétique transmise à d'autres molécules durant d'éventuelles collisions. Pendant quelques périodes de vibration ( $10^{-14}$  à  $10^{-12}$ s), la molécule sera conduite au plus bas niveau vibrationnel résidant dans un état excité. Ce processus est connu sous le nom de « Relaxation Vibrationnelle ».

## Conversion Interne

Après qu'une molécule excitée ait atteint son plus bas niveau vibrationnel dans un état d'excitation donné, elle ne peut libérer d'autre énergie sauf en allant à un état d'excitation plus bas. Cela peut être accompli seulement si le niveau vibrationnel de l'état d'excitation où elle est située est recouvert par le plus haut niveau vibrationnel de l'état qui est juste au dessous. Ce mécanisme de transition entre les états d'excitation est appelé « Conversion Interne ». Il se peut que ces deux niveaux vibrationnels ne se chevauchent pas ; dans ce cas il existe d'autres processus pour que la molécule passe à un état d'excitation plus bas, sauf que ceux-ci dépendent de la différence d'énergie (distance) entre les deux niveaux vibrationnels en question. Parmi ces processus nous citons la fluorescence.

## Fluorescence

La fluorescence est la réémission de la lumière absorbée à une longueur d'onde plus grande ou similaire à celle de la lumière excitatrice. C'est l'une des alternatives du processus de conversion interne. En général, ce phénomène n'implique que les deux plus bas états d'excitations ( $S_0$  et  $S_1$ ), car la distance entre eux est plus grande que celles existant entre les autres. La molécule peut rester dans le plus bas niveau vibrationnel résidant dans le plus bas état d'excitation ( $S_1$ ) pendant  $10^{-10}$  à  $10^{-7}$ s, par la suite elle peut émettre de la fluorescence visible ou ultraviolette. La molécule fluorescente arrive ensuite à l'un des niveaux vibrationnel de l'état électronique le plus bas (niveau zéro). Même si la durée de vie d'une molécule fluorescente est d'environ  $10^{-8}$ s, le processus de fluorescence dans ce cas ne dure pas plus que le temps accordé aux transitions électroniques typiques, environ  $10^{-15}$ s. Ainsi il n'existe pas assez de temps pour des relaxations vibrationnelles durant la transition.

## 1.2 Les détecteurs photoélectriques

Il existe différents types de détecteurs photoélectriques qui sont utilisés dans la spectroscopie de fluorescence. Nous pouvons les catégoriser en deux groupes : les détecteurs à canal simple et ceux à canaux multiples. Cette classification est basée sur les performances des détecteurs. Ceux à canal simple sont capables de prendre des mesures à un seul point du spectre radiant à un instant donné, tandis que les détecteurs à canaux multiples sont capables non seulement de mesurer l'intensité mais aussi la longueur d'onde. Les trois détecteurs de fluorescence suivants sont les plus utilisés :

- Les photodiodes
- Les photomultiplicateurs
- Les capteurs d'image CCD

Le choix d'un détecteur convenant à une application particulière repose sur plusieurs aspects. Un détecteur de fluorescence (après avoir choisi l'intervalle spectral opérationnel) devrait avoir essentiellement un faible bruit et une consommation d'énergie réduite. Dans ce qui suit, nous présentons le principe de fonctionnement de ces trois détecteurs photoélectriques.

### 1.2.1 Les photodiodes [1-2]

Les photodiodes sont basées sur l'effet photoélectrique, c'est-à-dire sur la capacité d'une substance à émettre des électrons quand elle est exposée à un rayonnement lumineux. Dans le cas d'une substance sensible à l'effet photoélectrique, si nous soumettons cette substance à un rayonnement « lumineux » de longueur d'onde variable et nous faisons diminuer cette longueur d'onde, il arrive un seuil où apparaît un courant électrique. Continuant à faire décroître la longueur d'onde, le courant électrique passe par un maximum puis diminue linéairement. Le seuil est uniquement fonction de la nature du matériau. La variation du courant électrique en fonction de l'énergie reçue, est dépendante de la sensibilité de la photodiode employée.

La réalisation d'une photodiode se fait toujours autour d'une jonction semi-conductrice de type PN comme illustré à la figure 2. Si la jonction est soumise à un flux de photons, il y a création, par absorption, de paires électrons-trous dans la zone de déplétion, ce qui crée un courant électrique inverse circulant de la zone N vers la zone P (figure 3).

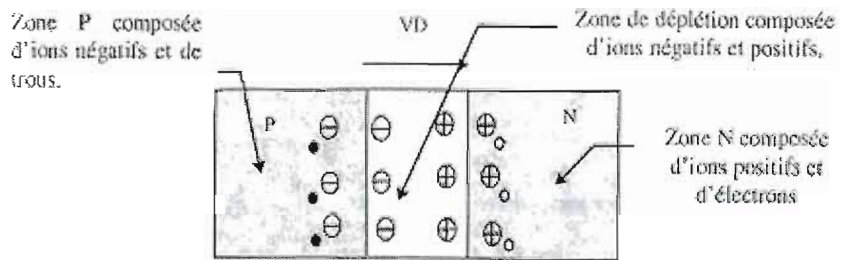


Figure 2. Structure de la jonction PN [2]

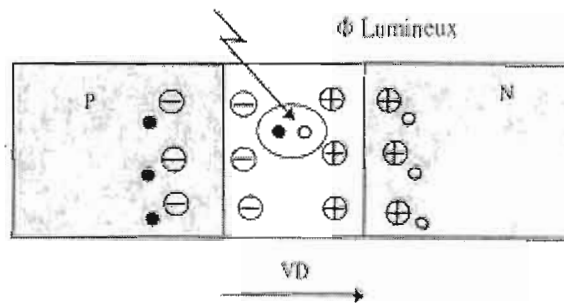


Figure 3. Influence des photons sur la jonction PN [2]

Un autre modèle très utilisé est celui de la photodiode PIN, qui est composée d'une zone P pouvant être traversée par la lumière, un isolant I, et une zone N (figure 4).

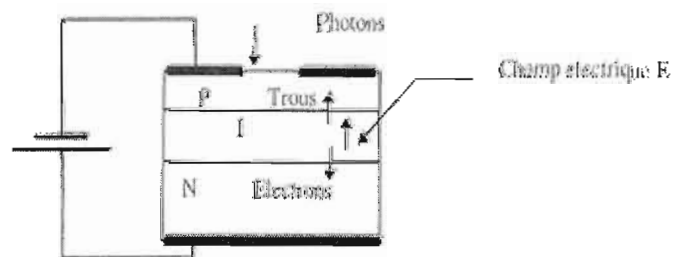


Figure 4. La photodiode PIN [2]

Une photodiode peut être caractérisée par sa sensibilité qui représente le courant généré en fonction du flux reçu (A/W). Le tableau 1 qui représente la sensibilité de différentes photodiodes pour une longueur d'onde donnée, démontre que le choix du matériau de la photodiode est fonction de la longueur d'onde pour laquelle il doit opérer.

**Tableau 1.** Sensibilité de différentes photodiodes [2]

<b>Matériaux</b>	<b>Si</b>	<b>Ge</b>	<b>GaInAsP</b>
Sensibilité (A/W)	0.7	0.6	0.8

Une photodiode peut être caractérisée aussi par la surface du capteur en mm<sup>2</sup>, par l'angle de réception, par les diagrammes de directivité, et par le temps de réponse et le courant d'obscurité qui représente le courant délivré par la photodiode lorsqu'elle est placée dans l'obscurité. Ce courant varie en fonction de la température. Le tableau 2 donne le courant d'obscurité pour différentes photodiodes à une température donnée.

**Tableau 2.** Courant d'obscurité pour différentes photodiodes [2]

<b>Matériaux</b>	<b>Si</b>	<b>Ge</b>	<b>GaInAsp</b>
Courant d'obscurité (nA)	3	500	38

Une application très particulière et très avantageuse à la fois est lorsqu'on utilise un réseau de photodiodes, elles peuvent détecter simultanément plusieurs longueurs d'ondes. Ce dispositif connu sous le nom de « Photodiode array », ou PDA, utilise une polarisation inverse pour toutes les photodiodes. Un PDA peut lire 1024 éléments en aussi peu que 13 ms [3]. Par contre un désavantage de ce dispositif, et qui est commun aux détecteurs à canaux multiples, est le fait qu'il ne peut garantir une large couverture spectrale et une haute résolution simultanément. Ceci est dû au fait que la résolution et la couverture spectrale sont reliées par le nombre de points de mesures (pixels dans un PDA). La bande passante des pixels ou la résolution dans un PDA est limitée par la taille de la diode et le nombre total des diodes utilisées.

## 1.2.2 Les photomultiplicateurs [1-2]

Le photomultiplicateur est composé d'une enveloppe de verre dans laquelle on a créé du vide. L'entrée du capteur est une photocathode qui a la particularité d'être sensible à l'effet photoélectrique : lorsqu'un flux lumineux vient frapper la cathode, des électrons sont émis. A l'autre extrémité du tube, une anode est polarisée positivement par rapport à la cathode. Les électrons attirés par ce potentiel positif sont captés par l'anode. Il y a donc création d'un faible courant électrique correspondant à l'image du flux reçu.

Outre la photocathode et l'anode, il y a dans le photomultiplicateur des électrodes intermédiaires de type anodique nommées dynodes, dont le rôle est de multiplier le flux d'électrons. Par l'intermédiaire des résistances  $R_N$ , chacune de ces dynodes est polarisée plus positivement que la précédente par rapport à la cathode (figure 5).

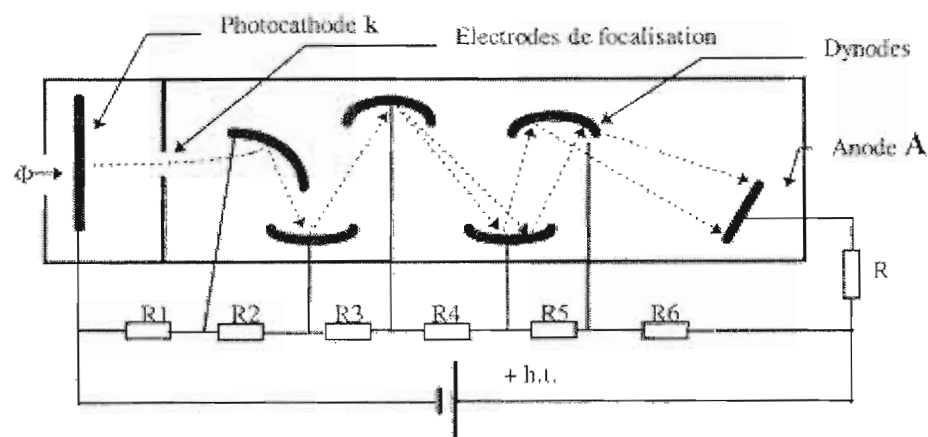


Figure 5. Structure du photomultiplicateur à cinq dynodes [2]

Les dynodes ont pour fonction de réaliser des émissions secondaires d'électrons. Cela correspond à une multiplication des électrons émis par rapport aux électrons reçus. Cet effet est exprimé par le coefficient  $\delta$ . La valeur de  $\delta$  est comprise entre 5 et 10. Elle est fonction, d'une part, de la nature du matériau constituant les dynodes et, d'autre part, de la tension d'alimentation de ces dynodes. Le principe du photomultiplicateur peut être représenté par le schéma de la figure 6.



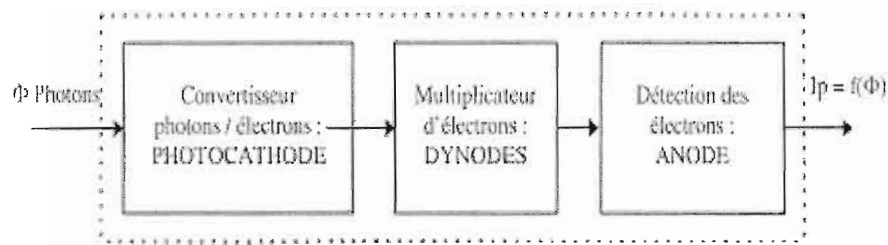


Figure 6. Principe du photomultiplicateur [2]

Les dynodes étant positionnées les unes à la suite des autres. Le gain du photomultiplicateur est donné par la formule :

$$G = \delta^n \quad (\text{n étant le nombre de dynode})$$

Le nombre classique des dynodes est entre 5 et 15, ce qui permet d'obtenir un gain compris entre  $1 \times 10^6$  à  $1 \times 10^8$ . Indépendamment du photomultiplicateur, le gain varie en fonction de la tension d'alimentation. Si la tension d'alimentation fluctue, le gain suit également cette variation. Le circuit d'alimentation haute tension du photomultiplicateur (figure 7) a pour fonction de polariser les dynodes et l'anode par rapport à la cathode. Un montage pont diviseur est réalisé par les résistances R1 à R9 en série. Pour choisir les valeurs des résistances, il faut tout d'abord déterminer le courant circulant dans le pont. Le courant circulant dans la source haute tension est égal à la somme du courant du pont  $I_p$  et du courant d'anode de sortie du photomultiplicateur  $I_{ANODE}$ . Afin d'éviter que les variations du courant  $I_{ANODE}$  perturbent la polarisation des dynodes, il est indispensable de choisir un courant de pont supérieur au courant  $I_{ANODE}$ .

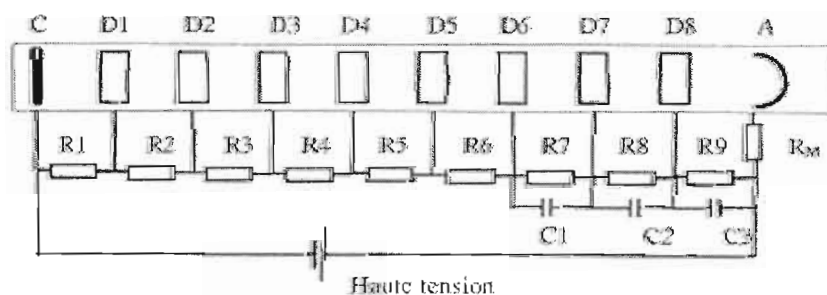


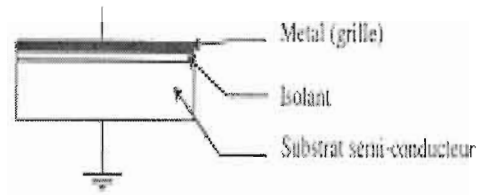
Figure 7. Alimentation du photomultiplicateur [2]

Il existe différents types de photomultiplicateurs en fonction de leurs caractéristiques optiques, électriques et mécaniques (Sensibilité anodique, Sensibilité spectrale, Forme du tube, Nature du matériau constituant la fenêtre...). Le photomultiplicateur est particulièrement utilisé lorsqu'il s'agit de détecter de faibles rayonnements lumineux (médecine, astronomie, instrumentation...). Il est également utilisé pour détecter des rayonnements radioactifs ou gamma. Pour cela, il est associé à un scintillateur. Il s'agit d'un cristal ou un composé ayant la propriété d'émettre un bref éclair de lumière visible lorsqu'il est traversé par un photon gamma.

Le bruit de fond engendré par les PM est moins élevé que celui des PDA. Par contre ces dernières offrent plusieurs avantages comparativement aux PM. En effet, ces détecteurs à canaux multiples mesurent le spectre en entier d'un seul coup. Donc, toutes fluctuations au niveau de la source ou au niveau des échantillons est tout de suite détectées. Par contre, les PM n'offrent pas cette fonctionnalité parce qu'ils n'aperçoivent qu'une longueur d'onde à la fois.

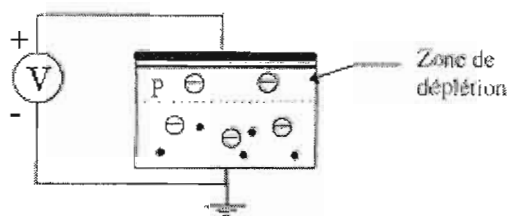
### **1.2.3 Les capteurs d'images CCD [1-2]**

CCD (Charge Coupled Devices) ou circuit à charge couplée est en fait un dispositif permettant le transfert de charges similaires aux registres à décalage. Les informations analogiques sont, dans un premier temps, emmagasinées, puis transférées sous la forme de paquets de charges électrostatiques. L'élément de base des CCD est un condensateur particulier composé d'une structure en trois étages qui s'apparente à celle d'un transistor MOS, d'où l'appellation condensateur MOS utilisée pour l'identifier. Précisément, il s'agit d'un substrat semi-conducteur P ou N recouvert d'un isolant et d'une couche métallique appelée grille (figure 8).



**Figure 8.** Condensateur MOS [2]

Le principe de ce composant est le suivant : si nous soumettons ce condensateur MOS de type P à un échelon de potentiel, il apparaît dans sa structure l'organisation représentée par la figure 9. Les trous positifs, mis en mouvement par la source V, se déplacent vers le bas et créent une zone dépourvue de porteur (zone de déplétion). Les électrons et les trous, apparaissant par agitation thermique dans le composant, qui sont soumis au champ électrique issu de la polarisation V, vont être mis en mouvement. Les électrons qui sont attirés par le potentiel positif se déplacent vers la grille, mais se retrouvent piégés par l'isolant. Ce piège correspond en fait à un emmagasinement des charges électriques. D'un point de vue électrique, le condensateur MOS a pour modèle un condensateur équivalent composé de deux condensateurs en série, l'un de valeur fixe, l'autre variable en fonction de la tension d'alimentation.



**Figure 9.** Polarisation d'un condensateur [2]

La couche métallique et l'isolant sont transparents afin que les photons puissent accéder au semi-conducteur. Par effet photoélectrique, les photons atteignant le semi-conducteur génèrent un couple électrons trous. Les trous sont attirés vers le bas du condensateur, les électrons sont attirés par la grille positive mais ne peuvent l'atteindre, l'isolant faisant obstacle. Les charges électriques issues des photons incidents sont donc piégées dans la zone semi-conductrice et l'isolant (figure 10).

Les capteurs CCD correspondent à l'association de condensateurs de type MOS. Cette association de condensateurs peut être de forme linéaire ou matricielle. Dans cette organisation, certaines capacités MOS sont les photoéléments, mais pour réaliser le transfert des charges issues de ces photoéléments, d'autres cellules de type MOS sont utilisées.

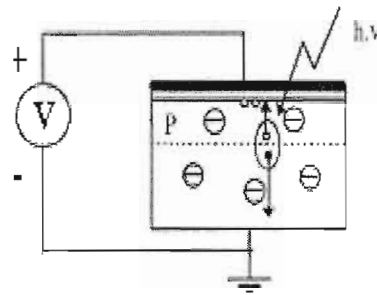


Figure 10. Détecteur optoélectronique de type MOS [2]

Le principe de transfert des charges est le suivant : les condensateurs MOS sont disposés les uns à la suite des autres. Le substrat de semi-conducteur ainsi que l'isolant est commun. Les grilles métalliques sont indépendantes pour chacun des condensateurs. Le but consiste à transférer successivement les charges électriques présentes sous les différentes grilles, vers la sortie (figure 11).

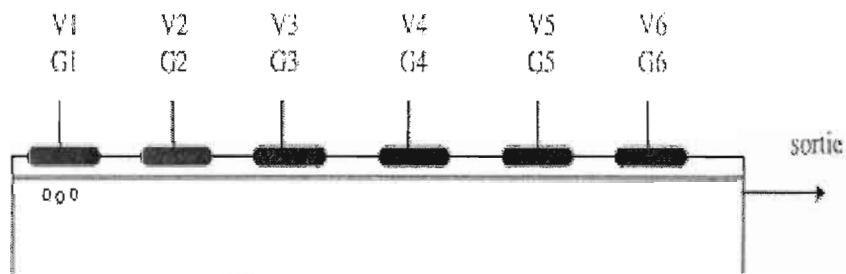
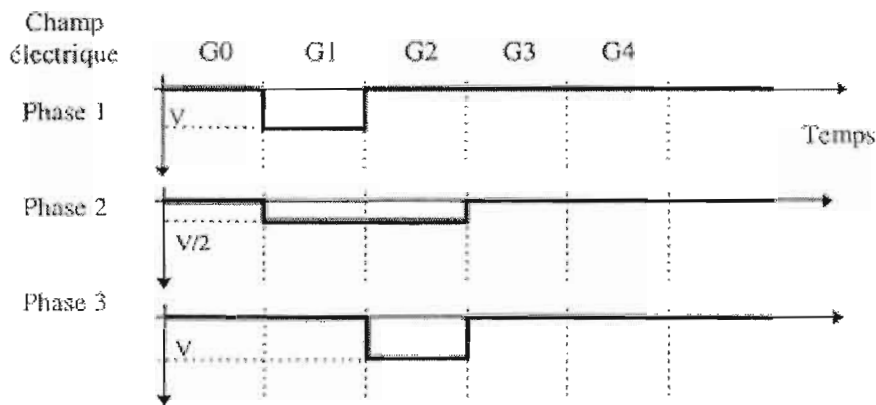


Figure 11. Structure du transfert de charges [2]

Il existe deux types de transfert de charges, soient le transfert en biphase et le transfert en quatre phases.

**Transfert en biphase :** À titre d'exemple, nous considérons qu'au départ, des charges électriques sont présentes sous la grille 1. Donc, seule cette grille est polarisée positivement. Si la polarisation de la grille 1 passe successivement à la grille 2 puis à la grille 3, jusqu'à la grille 6, les charges électriques présentes sous la grille 1 et qui sont attirées par le potentiel positif, vont suivre les crêteaux de potentiel pour se déplacer successivement de la grille 1 vers la grille 6. Pour optimiser le déplacement des charges, celles-ci doivent être accompagnées dans leur transition. Pour cela, les crêteaux de tension, d'amplitude  $V$ , vont passer par une phase intermédiaire, où l'amplitude va prendre la valeur  $V/2$ . Dans ces phases intermédiaires les charges électrostatiques sont soumises aux champs électriques issus du demi potentiel de la grille de provenance et au demi potentiel de la grille de destination (Figure 12).



**Figure 12.** Transfert des charges en biphase de G1 à G3 [2]

La figure 13 représente l'allure des tensions de commande au niveau des différentes grilles G1 à G3. Il faut noter aussi que les grilles sont câblées entre elles de telle manière que les tensions soient identiques toutes les deux grilles,  $V1$  est identique à la tension  $V3$  etc. L'intervalle  $t_0$  à  $t_1$  est une phase de stockage sur la grille 1, l'intervalle  $t_1$  à  $t_2$  est une phase de transfert de la grille 1 vers la grille 2 et ainsi de suite.

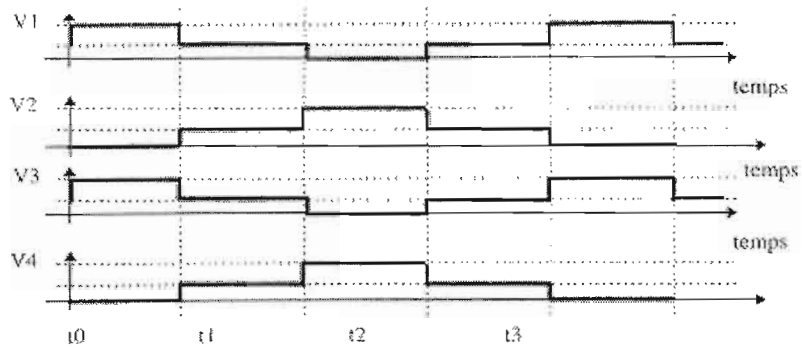


Figure 13. Signaux de commande du transfert des charges en biphasé [2]

**Transfert en quatre phases :** Ce modèle de transfert de charge remplace le premier modèle qui a pour inconvénient la perte des charges pendant le transfert. La structure CCD MOS dans ce cas est composée de trois grilles successives GA, GB, et GC. Chacune de ces grilles est reliée à des potentiels VA, VB, et VC commandés par l'horloge de transfert (figure 14 et 15)

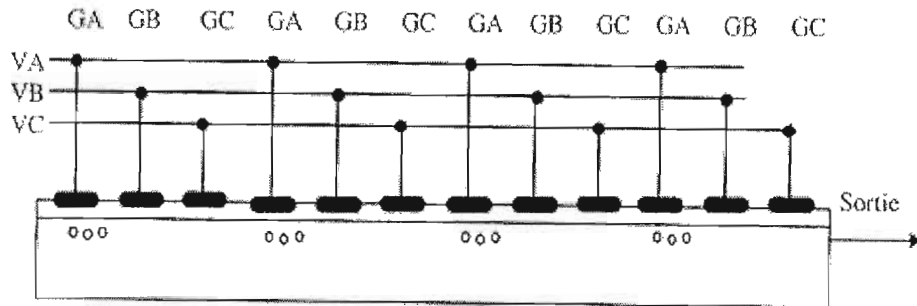


Figure 14. Structure de transfert à quatre phases [2]

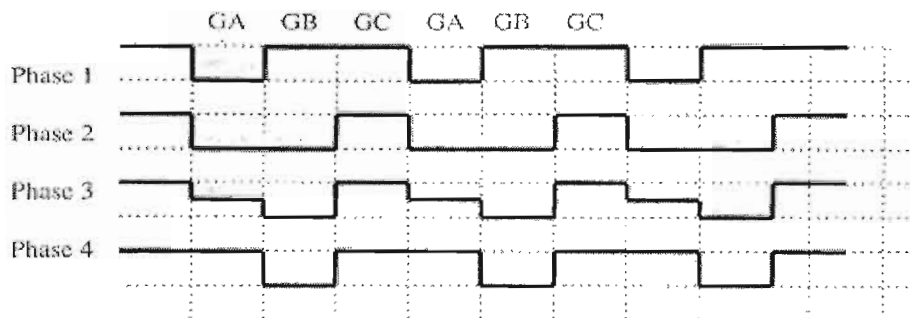


Figure 15. Cycle de transfert à quatre phases [2]

Les capteurs CCD offrent un certain nombre d'avantages qui résident dans la longue durée de vie, le faible coût de production et, surtout, leur faible encombrement (taille du circuit intégré). Cependant, les réseaux de photodiodes offrent de meilleures caractéristiques de sensibilité, de vitesse et de résolution.

De nos jours le choix d'un système de détection parmi la gamme de produit offerts est rendu plus difficile. Les trois détecteurs photoélectriques que nous venons d'étudier offrent des résultats très satisfaisants. Cependant dans le cadre de notre travail nous recherchons un système qui serait hautement sensible et sélectif afin de pouvoir identifier les organismes recherchés même s'ils sont en mixture avec d'autres solutions. Ce qui nous amène à choisir les PDA comme module de détection de notre système.

Dans le chapitre qui suit nous présentons différentes réalisations reliées aux systèmes de détections basés sur la fluorescence. Nous donnons une description générale de chaque approche présentant ainsi les caractéristiques et les inconvénients de chacune d'elles.

### Travaux effectués dans le domaine de la détection et la mesure de fluorescence

Plusieurs systèmes optoélectroniques ont été développés durant la dernière décennie pour être utilisés dans différents domaines et leur coût est devenu de plus en plus bas. En général, ils sont compacts, leur consommation d'énergie est réduite, leur durée de vie est appréciable et, surtout, ils sont plus robustes lorsque comparés aux détecteurs et aux sources lumineuses conventionnels.

Parmi les nombreuses méthodes de détection et de mesure de la fluorescence nous pouvons mentionner la spectroscopie, les sondes DNA et RNA, et les senseurs infrarouge. L'emploi des senseurs optoélectroniques à base de diodes électroluminescentes est relativement nouveau, il a fourni des résultats prometteurs jusqu'à maintenant. Ces senseurs ont été proposés pour la première fois en 1998 pour la détection de substances ou micro-organismes spécifiques. Depuis, de nouvelles techniques ont été développées, menant à celle qui fait l'objet de ce travail.

Dans ce qui suit, nous décrivons quelques systèmes qui ont été décrits dans la littérature.



## 2.1 Yasutada et Shunjro [4]

Les auteurs décrivent la conception d'un spectrophotomètre utilisant une diode blanche comme source de lumière excitatrice, et un capteur d'image CCD comme détecteur. Généralement les capteurs d'image CCD sont utilisés dans les lecteurs de code à barres, les numériseurs, et les caméras vidéo comme surface détectrice d'image. Le design de ce spectrophotomètre est beaucoup plus souple que celui d'un colorimètre, et bien qu'il exige un monochromateur, il n'est nécessaire de déplacer aucun module pour le balayage des longueurs d'ondes.

La figure 16 montre le schéma du spectrophotomètre développé par Yasutada et Shunjro. Toutes les composantes sont alimentées en 12V, à part le mini ordinateur qui a sa propre alimentation. Une diode blanche (2) émet un spectre de lumière continu, dans la bande 440 – 640 nm, qui est transmis à une lentille (3). Par la suite, la lumière passe par une éprouvette (4) avant d'être interceptée et dispersée par un monochromateur (5). Le spectre est alors détecté par un CCD (6), puis transmis à un mini-ordinateur (9) après conversion par un convertisseur analogique numérique (8).

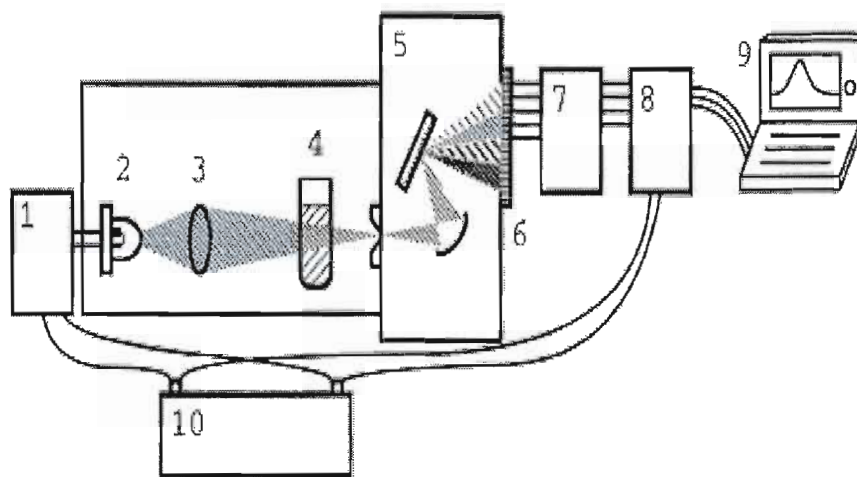


Figure 16. Schéma du Spectrophotomètre [4, pp1]

Le spectrophotomètre a été conçu pour des faisceaux simples et un spectre blanc était mesuré à titre de référence en premier lieu. Par la suite, un spectre échantillon est mesuré puis l'absorbance calculée. Tous les composants du spectrophotomètre tiennent dans un casier d'aluminium, de dimensions 460x330x15mm et dont le poids est d'environ 6.1 Kg. Les programmes de contrôle du CCD et du convertisseur analogique numérique furent écrits en langage C.

## **2.2 Bensaoula et Starikov [5]**

Bensaoula et Starikov ont développé un système de détection en temps réel de bactéries basé sur la fluorescence. Cette technique repose sur des diodes qui excitent des protéines fluorescentes (PF) ayant servi à marquer certaines bactéries, ainsi que sur des photodiodes en Silicium avec filtres intégrés pour détecter la fluorescence résultante. L'identification du type de bactérie est rendue possible par l'utilisation des structures d'acides nucléiques qui peuvent former des structures complexes seulement avec des bactéries spécifiques. Une telle méthode a déjà été utilisée dans des « bioChips » utilisées dans la microscopie et dans la biologie moléculaire [6-7].

La concentration des bactéries est détectée comme changement d'intensité de fluorescence de l'acide nucléique SYTO13 ou SYTOX à 500 nm quand la solution est excitée par une diode, bleue, commerciale (470 nm). Cette intensité est mesurée par un tube photomultiplicateur (PMT) équipé d'un filtre optique passe bande. Les auteurs utilisent trois types de diodes : UV, bleue, et verte pour l'excitation de la solution ainsi que des photodétecteurs de silicium à large bande pour détecter la fluorescence des bactéries.

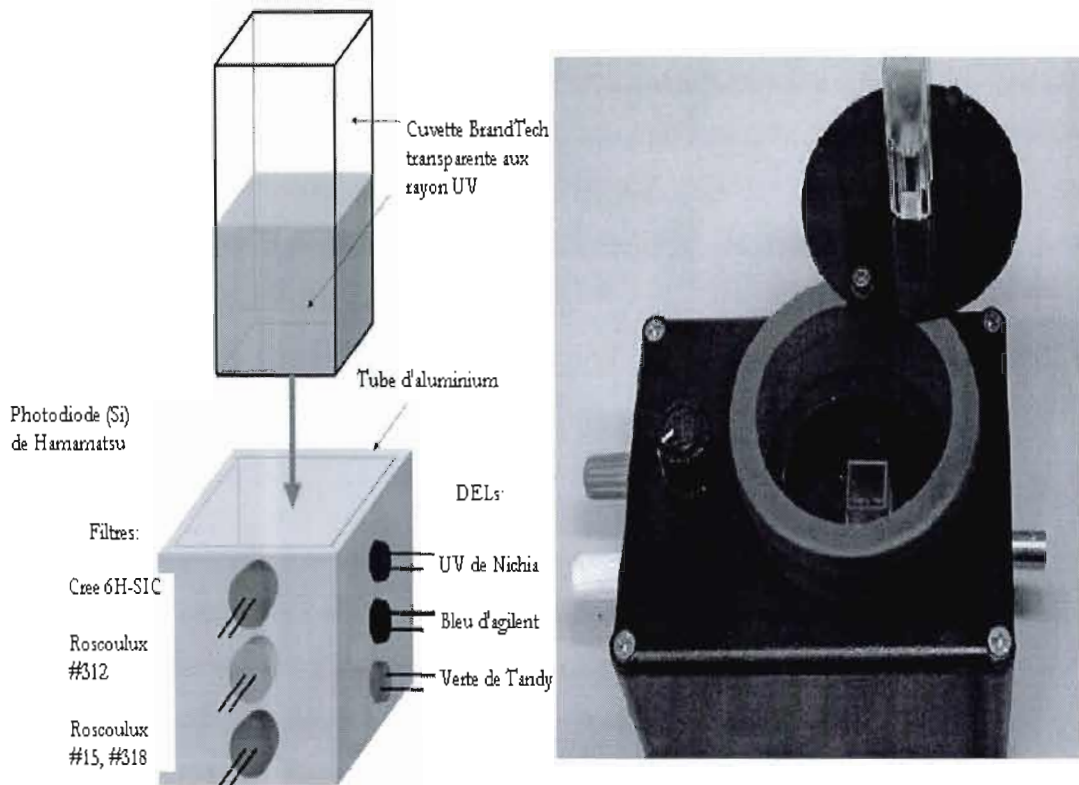


Figure 17. Prototype du Senseur [5]

Le prototype du senseur est montré à la figure 17. Les diodes UV, bleues, et vertes ont été installées à  $90^\circ$  par rapport aux trois photodiodes de silicium intégrant trois filtres optiques pour séparer les bandes spectrales des diodes et des détecteurs photoélectriques tout en permettant un maximum de photoréponse dans un intervalle proche de la bande des diodes.

Comme la fluorescence est souvent détectée à  $90^\circ$  par rapport à la lumière incidente (excitation) pour éviter l'illumination directe du photodétecteur par les diodes, un des buts visés lors de la fabrication de ce prototype était la vérification de ce concept (les composants configurés à  $90^\circ$ ). L'essai du prototype a montré l'efficacité de la configuration utilisée. Le système de détection a aussi permis de caractériser les mélanges de bactéries.

Dans un autre projet [8], Bensaoula et Starikov ont décrit le développement s'un détecteur optoélectronique de composés chimiques, constitué de diodes électroluminescentes, de détecteurs photoélectriques, de filtres optiques et de guides d'onde, tous intégrés sur un seul composant. Dans cette étude, les auteurs proposent d'utiliser des composés de GaN, AlN, InN, qui sont optiquement actifs de 200 nm (AlN) à 650 nm (InN) et sont donc appropriés pour les détecteurs du spectre visible. Les dispositifs d'émission et de détection ont été pensés pour des longueurs d'ondes spécifiques puis intégrés sur la même puce, ce qui offre des avantages remarquables telles qu'une haute stabilité chimique et thermique, et une sensibilité plus élevée.

La fabrication des matériaux a été concentrée sur deux domaines principaux. Le premier est l'évolution du InGaN qui représente la matière employée dans la région d'émission de la lumière. Le but était de changer les paramètres d'évolution du InGaN de manière à produire une émission spectrale dans différentes régions du spectre optique. Le deuxième aspect est l'amélioration des propriétés optiques et électriques du matériel de base GaN. Les structures des détecteurs optoélectroniques ont été fabriquées en utilisant la photolithographie avec gravure à ion réactif (RIE) (Figure 18).

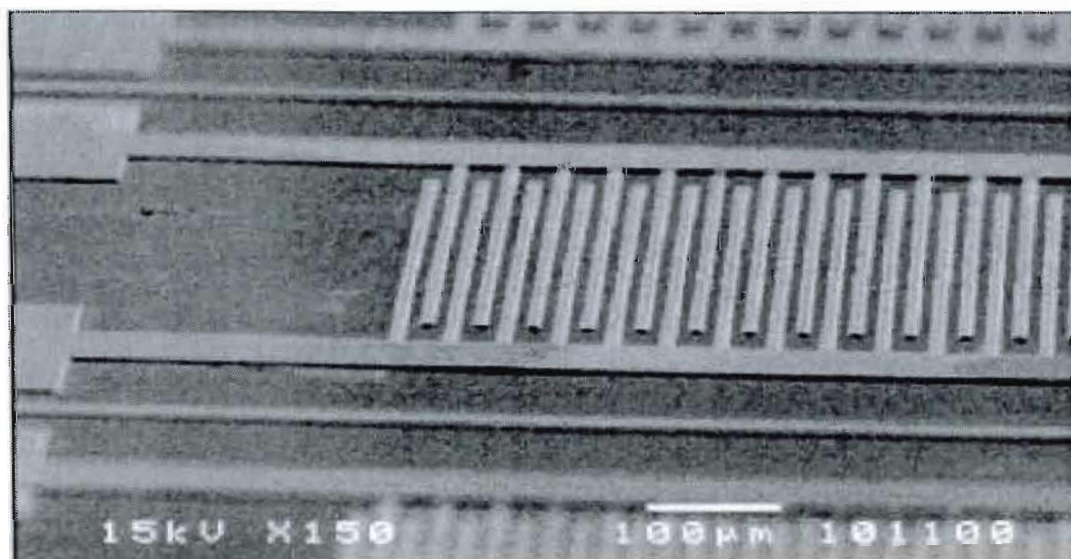


Figure 18. Fabrication des structures des détecteurs Opto-Chimiques [8, pp2]

Pour la fabrication du prototype de détection les auteurs utilisent des diodes bleues de Agilent avec une longueur d'onde maximum de 475nm, des photodiodes de silicium de Hamamatsu ainsi que des filtres optiques d'Oriel avec une coupure de longueur d'onde à 475 nm et 530 nm pour les prototypes 1 et 2, respectivement (Figure 19).

Le concept de construction du détecteur est basé sur l'utilisation d'un substrat de saphir optiquement transparent qui peut être employé comme fenêtre séparatrice entre les composants du détecteur et la solution à analyser. Un des avantages principaux d'une telle configuration est son utilisation comme « Flow-through in-line sensor ». En plus, l'installation latérale des composants permet d'utiliser une conception totalement plane, ce qui simplifie de manière significative le processus de fabrication.

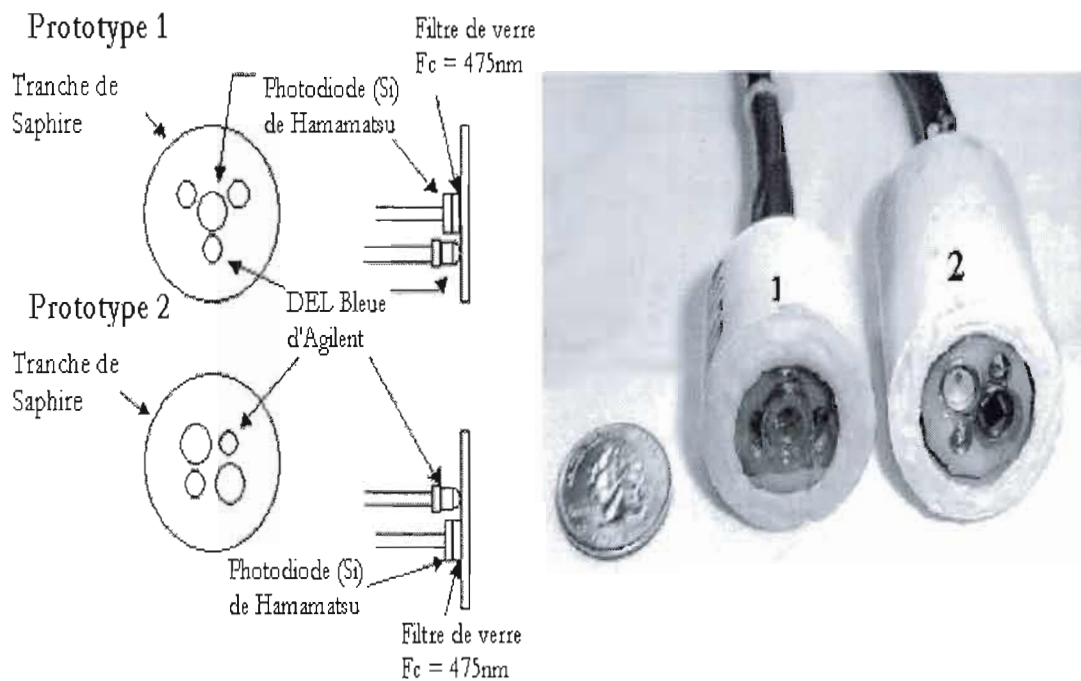


Figure 19. Prototypes des détecteurs multifonctionnels [8, pp3]

Un des inconvénients potentiels est que le détecteur photoélectrique peut être illuminé directement par la lumière de la diode transférée par le substrat de saphir générant ainsi en arrière plan un signal très élevé. Pour remédier à cela, les auteurs ont mené des expériences pour déterminer le bruit de fond et pour étudier la capacité du prototype à mesurer des signaux de fluorescence au-dessus de ce bruit. Deux prototypes de détection ont été conçus pour vérifier le concept de cette configuration en mesurant la fluorescence à partir de solutions à composants simples (Figure 19).

Effectivement, la détection lors de ces mesures était limitée en raison du bruit de fond résultant de l'illumination directe de la photodiode par le substrat de saphir et par la lumière dispersée par d'autres composants. Pour corriger cela les auteurs ont placé un miroir métallique devant le substrat de saphir augmentant ainsi la qualité de détection.

### 2.3 Polerecky et Hamrle [9]

Dans le cadre d'une recherche coopérative menée par l'université de Paris sud et l'université de la ville de Dublin, les auteurs ont conçu un détecteur optique basé sur la mesure du temps d'affaiblissement de la fluorescence. Cette méthode repose sur le fait que lorsqu'une source de fluorescence est excitée par une onde sinusoïdale de fréquence  $f$ , elle produit une lumière dont l'intensité est déphasée par rapport à la lumière d'excitation.

$$\text{Si } I_{\text{exc}} \sim \sin(ft) \text{ Alors } I_{\text{fluor}} \sim \sin(ft + \Phi_c)$$

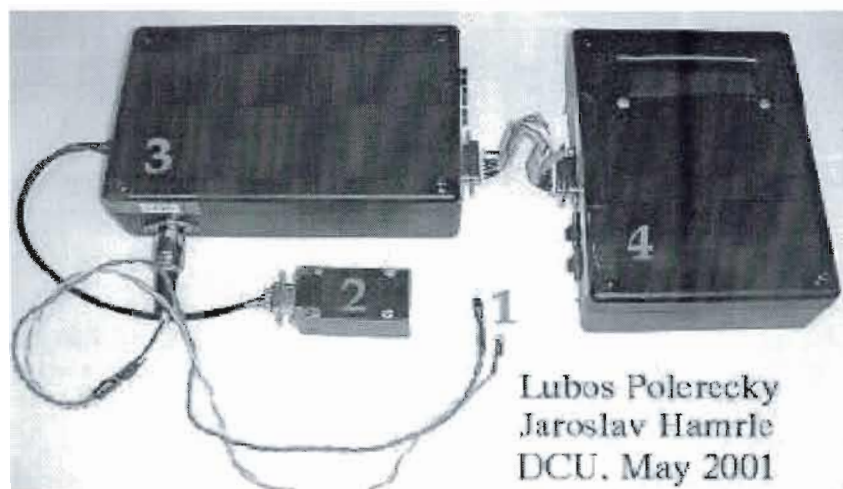
Le déphasage  $\Phi_c$  est relié à la durée de vie de fluorescence  $\tau_c$  comme suit :  $\Phi_c = 2\pi f\tau_c$ .

Dans les détecteurs optiques basés sur le temps de vie de fluorescence, le temps de vie  $\tau_c$  et, par conséquent, le déphasage  $\Phi_c$  dépendent de la concentration  $c$  de la solution. Donc, la mesure de déphasage permet de déterminer la concentration inconnue de la solution si on connaît la fonction de calibrage  $\Phi_c = \Phi_c(c)$ .



Généralement, la fonction de calibration ne dépend pas seulement de la concentration de la solution, mais également d'autres paramètres, tels que la température et la pression ambiante. Par conséquent, le système de détection devrait aussi inclure des modules assurant la détection indépendante de ces paramètres afin d'être en mesure de fournir la vraie valeur de concentration de la solution.

Le système de détection développé est caractérisé par sa modularité : il se compose de plusieurs blocs, chacun effectuant une partie de la fonctionnalité globale exigée. Les modules, sont en principe conçus en tant qu'unités indépendantes qui peuvent être incorporées dans d'autres systèmes. Toutefois l'objectif principal lors de la conception était de les incorporer dans un système de détection spécifique, entièrement fonctionnel et portable.



**Figure 20.** Prototype du système de détection optique [9, pp3]

La figure 20 montre le prototype du système de détection. Il comprend les modules suivants :

- Bloc d'excitation (1) : excite le détecteur optique par la lumière de référence ainsi que celle de la fluorescence. Les diodes ne sont pas fixes car le positionnement exact est déterminé selon l'application.

- Module de détection principal MDP (2) : permet la détection de la lumière de référence et celle de la fluorescence ainsi que l'amplification initiale et le découplage du signal continu.
- Module de mesure de phase MMP (3) : émet un signal continu DC proportionnel au déphasage entre le signal venant du module (2) et l'oscillateur de référence. L'intervalle dynamique du signal peut être ajusté par deux potentiomètres pour satisfaire aux besoins d'une application particulière. En plus, le module fournit des courants alternatifs pour alimenter les diodes de référence.
- Module de contrôle et d'acquisition de données MCA (4) : permet la commutation entre le signal et les diodes de référence ainsi que l'acquisition des signaux analogiques produits par le module de mesure de phase (3). Le module utilise un microcontrôleur dans lequel la fonction de calibration peut être implémentée afin d'évaluer la véritable concentration de la solution à partir des signaux analogiques d'entrée. En plus, le module est connecté à un écran LCD qui permet la visualisation des résultats obtenus. Le module peut être configuré afin de permettre une communication série avec un ordinateur.

Le schéma fonctionnel du système de détection est illustré à la figure 21. Le module MCA (17) fournit un bus de 6-bit relié à l'oscillateur (1) pour contrôler la fréquence. L'oscillateur produit un signal carré ou sinusoïdale qui est transmis à l'un des convertisseurs tension-courant (3) ou (5), à travers un commutateur (2) contrôlé par le module MCA (17). Le module MDP contient une photodiode (7) qui permet de détecter la lumière de référence et celle de la fluorescence. Le courant venant de la photodiode est transmis à un convertisseur courant-tension (9) qui est relié aussi à une diode (8). Cette dernière est choisie afin de fournir la meilleure compensation de la dépendance de la température des caractéristiques volt/ampère de la photodiode. Le signal de sortie de cette première étape d'amplification passe à travers un filtre passe-haut (10) et un filtre passe-bas (11) pour éliminer les composantes continues du signal selon l'intensité de la



lumière ambiante et les composantes de haute fréquence pour convertir le signal en onde sinusoïdale déphasée. Ensuite le signal passe au module MMP pour évaluer le déphasage. En premier lieu, le signal est comparé à la masse (12) produisant ainsi une onde carrée avec le même déphasage que l'onde sinusoïdale initiale. Cette onde carrée est transmise à une porte XOR (13) où elle sera multipliée avec l'onde carrée de référence produite par l'oscillateur. L'onde carrée résultante est plus tard transformée (14) de telle manière qu'un "1" logique correspond à une tension fixe de 2.7V et un "0" logique correspond à 0 V. Ce signal passe ensuite à travers un filtre passe-bas (15) produisant ainsi un signal continu qui représente la valeur moyenne du signal d'entrée. Ce signal est finalement transmis à un étage d'amplification final variable (16), où son offset et son amplitude peuvent être ajustés par deux potentiomètres. Le MCA (17) contient également d'autres connecteurs pour des modules additionnels, tels que les modules mesurant la pression ambiante (18) et la température (19). Le module est équipé d'un écran LCD (20) qui permet de visualiser les résultats mesurés.

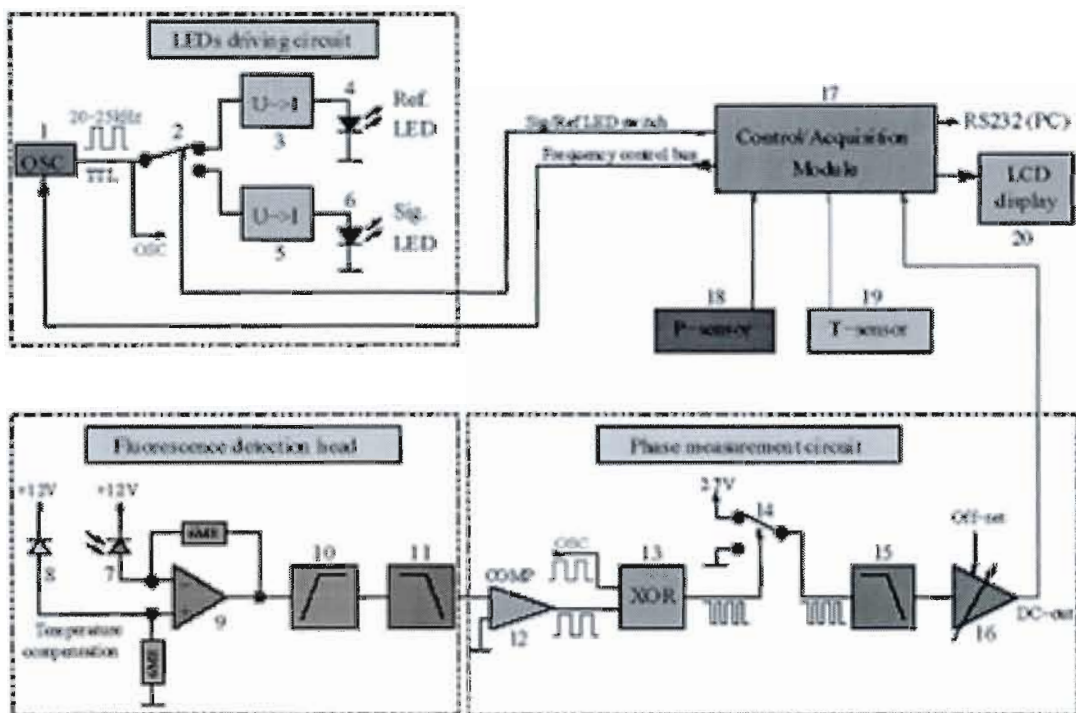


Figure 21. Diagramme du système de détection optique [9, pp5]

En conclusion, les auteurs ont développé un système de détection de coût réduit et portable basé sur la mesure du temps d'affaiblissement de la fluorescence. Bien que le système soit fonctionnel, des améliorations doivent y être apportées afin que celui-ci soit entièrement caractérisé. Premièrement, les modules fournissant les caractéristiques de l'environnement, tels que les modules de détection de la température et de la pression ambiante, devraient être incorporés dans le système. Deuxièmement, le processus de calibration du système devrait être implémenté dans le microcontrôleur.

## 2.4 Mary et Kolber [10]

Les auteurs ont développé un détecteur de fluorescence capable de mesurer la quantité de fluorescence émise par des organismes photosynthétiques. Le but principal du projet était de concevoir un détecteur de fluorescence de petite taille et de basse consommation de puissance. Le prototype peut être jumelé à d'autres éléments pour former un système de mesure de la concentration des bactéries dans différents milieux.

Les photodiodes et les photomultiplicateurs sont les photodétecteurs les plus populaires. Puisque les photodiodes ont une taille beaucoup plus petite que les photomultiplicateurs, le projet a été conçu pour utiliser une photodiode comme détectrice de fluorescence. Cependant les photodiodes ont un bruit plus élevé que les photomultiplicateurs [10].

Une des méthodes les plus populaires pour réduire le bruit et récupérer un faible signal lumineux est la modulation « Lock-in Amplifier » (Voir figure 23). Comme représenté à la figure 22, le signal est déplacé selon l'axe des fréquences du secteur bruyant à un autre moins bruyant à une fréquence arbitraire  $f_m$ .

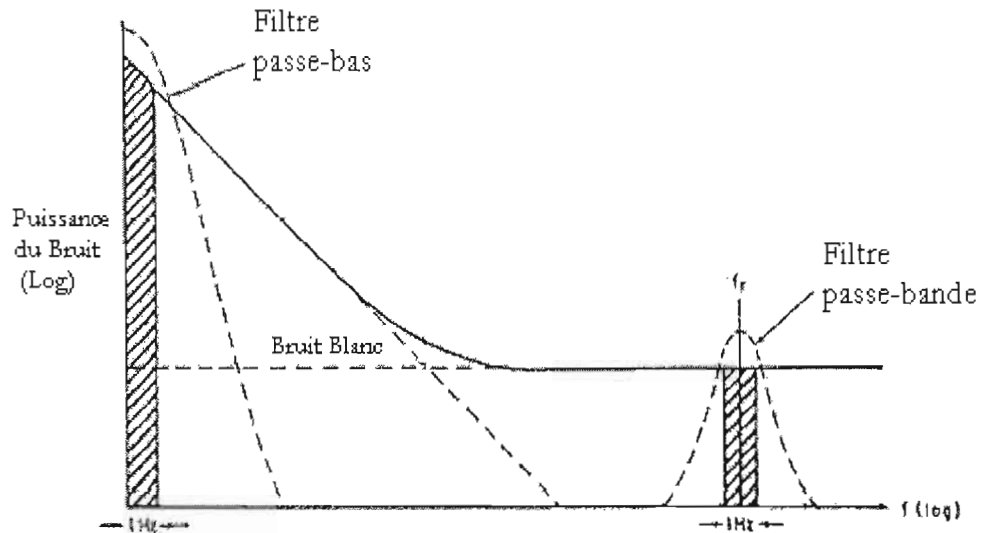


Figure 22. Réduction du bruit par modulation [10, pp2]

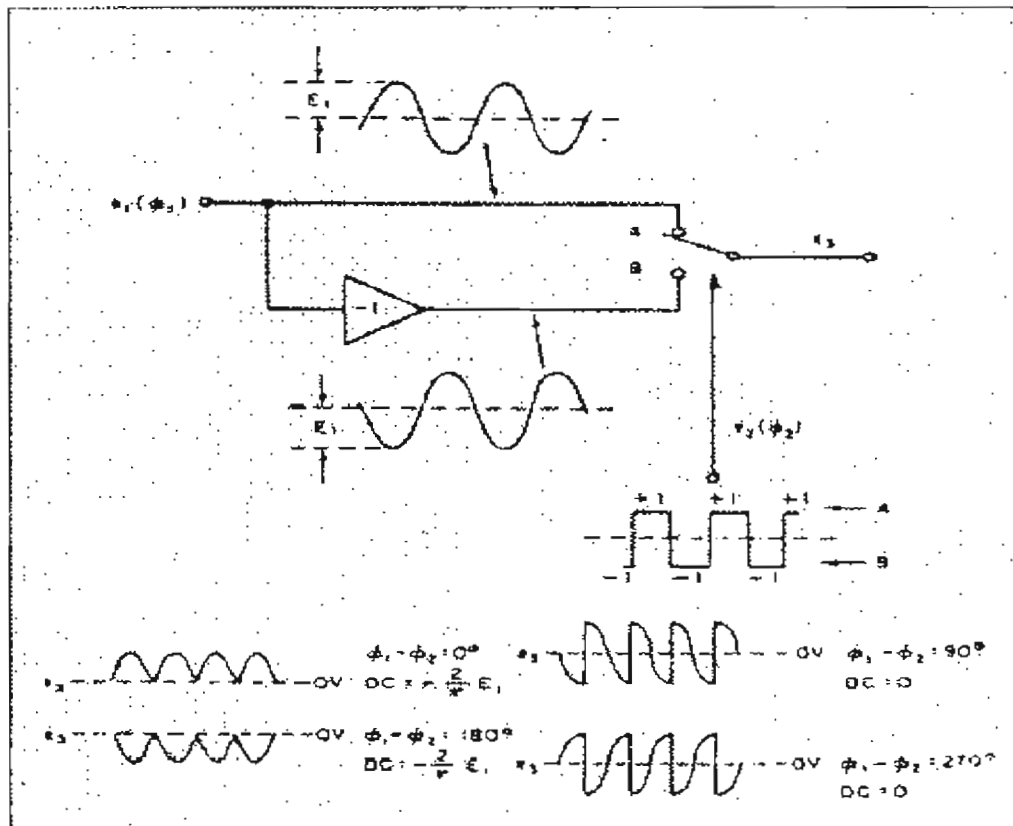


Figure 23. Modèle du système « Lock-in Amplifier » [10, pp3]

Le principe de la modulation « Lock-in Amplifier » est illustré dans la figure 23. Le signal à moduler est transmis simultanément à deux amplificateurs inverseurs et non-inverseurs. Ensuite, les sorties de ces deux amplificateurs sont sélectionnées par la position d'un commutateur déterminée par la polarité d'un signal de référence  $f_r$ . Ce type de système délimite la fréquence centrale de l'amplificateur à bande étroite à la fréquence de modulation.

La figure 24 représente le diagramme fonctionnel du système de détection. La lumière modulée de la source lumineuse est transmise à un détecteur (photodiode). Le signal électrique résultant de la photodétection est amplifié puis traité par un « Lock-in Amplifier ». La sortie du filtre passe-bas représente la quantité de lumière transmise par la source lumineuse.

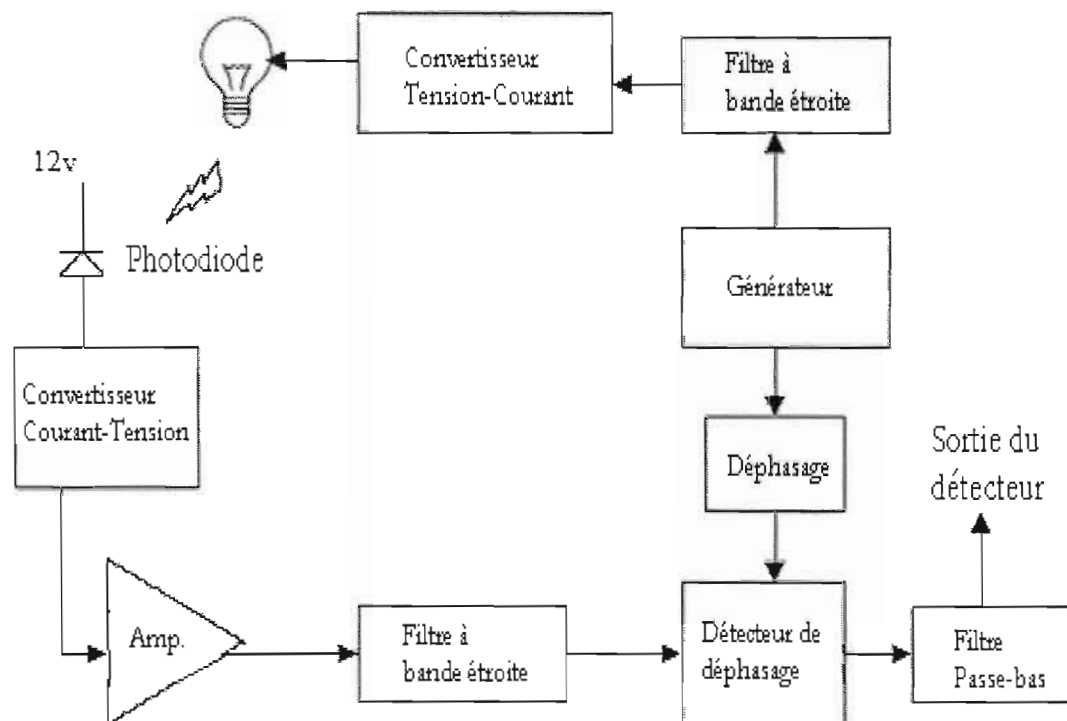


Figure 24. Diagramme fonctionnel du système de détection [10, pp4]

## 2.5 Rao et Albano [11]

Depuis sa découverte en 1962, la protéine de fluorescence verte « GFP : Green Fluorescent Protein » a été un centre d'intérêt pour le monde scientifique en raison de son mécanisme de fluorescence ainsi que l'absence d'interférence une fois jumelée à d'autres protéines. La possibilité de mesurer le GFP en temps réel permet son utilisation pour le contrôle et l'optimisation des processus biologiques ainsi que l'étude de la phase de croissance des gènes.

Parmi les nombreux travaux effectués dans ce domaine, nous citons celui de Rao et Albano qui ont développé un détecteur à état solide de GFP « All Solid State GFP Sensor » ayant une grande reproductibilité, et une grande sélectivité, ce qui le rend avantageux par rapport à d'autres modèles de détection utilisant le GFP.

La figure 25 illustre le schéma fonctionnel du détecteur. Le système de détection a été conçu pour utiliser une cuvette standard de quartz, dont le support a été spécialement conçu afin d'obtenir un chemin optique de longueur d'onde constante. Les auteurs ont testé deux sources d'excitation différentes: une diode bleue à haute intensité avec une longueur d'onde maximale de 470nm, alimentée par une source de courant de 30mA, et une diode UV avec une longueur d'onde maximale de 375nm, alimentée par une source de courant de 10mA. Puisque le spectre d'excitation du GFP possède deux maximums, un local à 395nm et un autre global à 475nm, les deux diodes conviennent parfaitement aux sources d'excitation.

La lumière d'excitation a été électroniquement modulée à 1.5kHz, en utilisant un générateur (NE555) et une source de courant avec tension contrôlée. La lumière de la diode bleue a été passée à travers un filtre passe-bande afin d'éliminer les interférences. Par contre la diode UV a été utilisée sans filtre, car son spectre d'émission est extrêmement étroit et ne possède aucun spectre rouge.

La lumière d'excitation a été orientée à approximativement  $40^\circ$  par rapport à la face de la cuvette pour éviter l'illumination directe de la photodiode et pour réduire la lumière d'excitation atteignant le détecteur. L'émission de la fluorescence a été observée à travers un filtre afin d'amasser un maximum de fluorescence verte. Un filtre additionnel a été utilisé en avant du détecteur photoélectrique afin d'augmenter la sélectivité.

La détection de la lumière a été effectuée à l'aide d'une photodiode reliée à un convertisseur courant-tension. Le signal obtenu est par la suite transmis à un filtre passe-haut de premier ordre, avant d'être amplifié. Cela permet d'éliminer la dérive DC et de diminuer le niveau du bruit.

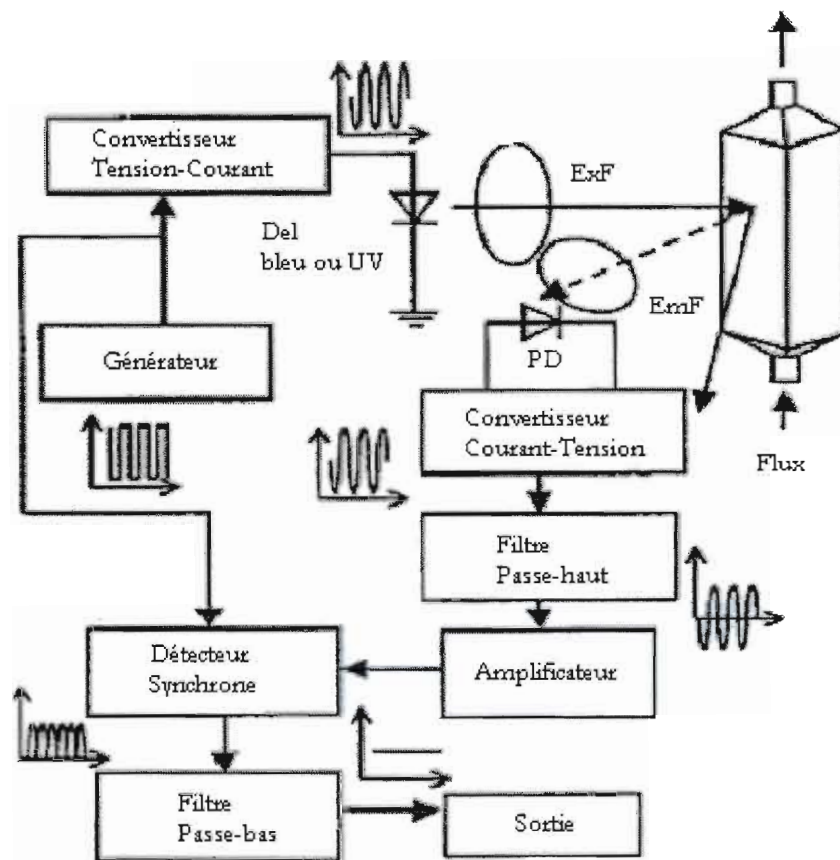


Figure 25. Schéma fonctionnel du détecteur à base de GFP [11, pp2]

## 2.6 Conclusion

Les techniques qui ont été utilisées pour concevoir les systèmes de détections de fluorescence citées plus haut donnent un aperçu général de leur fonctionnement et leur capacité d'adaptation à des environnements divers. Il existe bien d'autres systèmes de détection de fluorescence pouvant être décrits. Cependant nous nous sommes restreint aux modèles optoélectroniques qui sont relativement nouveaux et démontrent des résultats satisfaisants en plus de leur avantage quant aux coûts de production.

Notre but dans ce mémoire est de concevoir un système de détection optoélectronique amélioré par rapport à ceux qui existent déjà. Donc nous tenons compte de la diversité des substances à traiter et nous veillons à ce qu'il ait une plus grande sélectivité. Dans le but que notre système de détection soit portable et plus compétitif nous réduisons la consommation d'énergie en réduisant la tension d'alimentation (12V) de moitié par rapport à tous les systèmes cités plus hauts, ce qui permet d'allonger la vie de la batterie d'alimentation. De plus, nous veillerons à ce qu'il ne soit ni encombrant ni complexe. Finalement, pour faciliter son utilisation les mesures seront traitées en temps réel et son coût de production sera raisonnable.

Cela dit, après avoir choisi les PDA comme module détecteur de la fluorescence, nous devons choisir un bon module d'analyse et de traitement de signaux qui nous permettrait d'atteindre les objectifs que nous nous sommes fixés.

Le chapitre suivant justifie le choix de la plateforme d'implémentation de notre système de détection «une carte FPGA» que nous décrivons avec leur environnement de développement.

### Les réseaux logiques programmables «FPGA»

Il existe différents types de circuits intégrés numériques incluant les mémoires, les microprocesseurs, les circuits logiques programmables (PLD), les circuits intégrés destinés à des applications spécifiques (ASIC), les circuits standards pour des applications spécifiques (ASSP), et les réseaux logiques programmables (FPGA). Ces derniers sont caractérisés par leur capacité d'intégrer plusieurs blocs logiques, ce qui augmente la performance et la fiabilité du système résultant tout en réduisant éventuellement son prix. Les FPGAs facilitent aussi la vérification des designs, un point crucial vu la complexité des circuits actuels, et surtout permettent de réduire le temps de mise en marché « Time to Market » des nouveaux designs.

Ce chapitre commence par une introduction générale décrivant les puces FPGA. Ensuite, nous expliquons pourquoi nous avons choisi celles-ci plutôt que d'autres alternatives pour compléter notre système de détection. Finalement, nous présentons leurs outils de modélisation et de synthèse.



### 3.1 Qu'est ce qu'un FPGA ?

Les FPGAs « Field Programmable Gate Array » ou Réseaux Logiques Programmables sont des circuits VLSI numériques entièrement reconfigurables. Ils sont constitués de blocs logiques programmables appelés CLB « Configurable Logic Block », reliés entre eux par des interconnexions programmables (figure 26). L'avantage de ce genre de circuit est sa grande souplesse de configuration qui permet de le réutiliser pour différents algorithmes en un temps très court (quelques millisecondes).

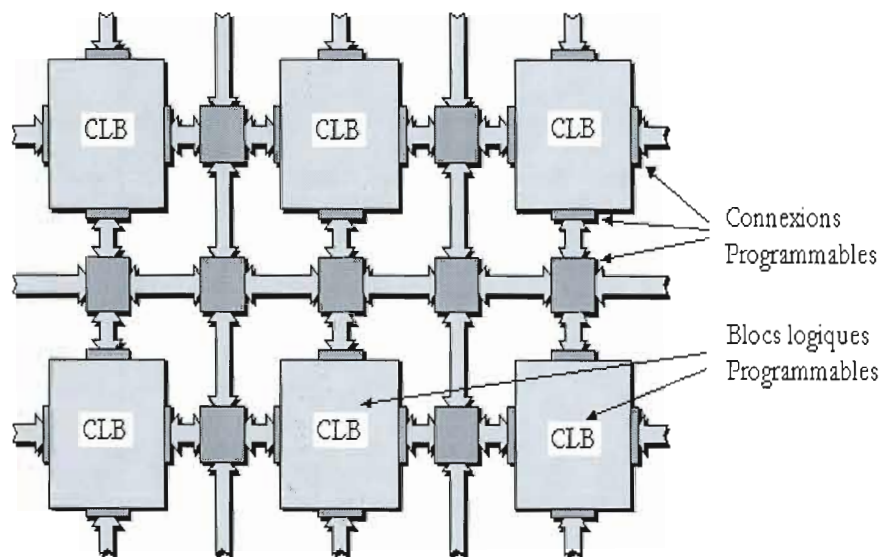


Figure 26. Architecture interne d'un FPGA [12]

Chaque FPGA contient un grand nombre de blocs logiques, entourés par de nombreuses connexions programmables. À l'aide de cellules mémoires programmables SRAM appropriées, chacun de ces modules peut être configuré pour effectuer différentes fonctions.

Au début des années quatre vingt, on avait d'une part les circuits programmables PLDs « Programmable Logic Devices », qui représentent des circuits reconfigurables mais limités du point de vue nombre de portes logiques. D'autre part, on avait les ASICs « Application Specific Integrated Circuits », des circuits de très grande complexité mais non programmables.

Quand on parle de PLD, nous faisons référence à des circuits dont l'architecture interne est prédéterminée par le fabricant. Cependant le circuit demeure programmable, et peut effectuer différentes fonctions. Comparativement à un FPGA, les PLDs contiennent un nombre limité de portes logiques et les fonctions qu'ils peuvent exécuter sont beaucoup plus simples.

Quant aux ASICs qui peuvent contenir des centaines de millions de portes logiques, ils sont utilisés pour créer de larges et complexes fonctions dans une production de masse. Ils diffèrent des FPGAs par le fait qu'ils sont conçus pour servir une application particulière et donc nous perdons toute notion de reconfigurabilité. Même si les ASICs offrent de très grandes performances et des tailles avantageuses, concevoir un ASIC prend du temps et coûte très cher. De plus, une fois qu'un ASIC est mis sur du silicium le design ne peut être changé.

Au début, les FPGAs ont été largement utilisés pour implémenter la logique « glue » qui permet de relier de larges blocs logiques (interfaçage de blocs logiques). Les FPGAs ont aussi été utilisés comme des machines à états finis de complexité moyenne, et pour le traitement des données dans des applications relativement limitées. Au début des années quatre vingt dix, les FPGAs sont devenus plus grands et plus sophistiqués. Par conséquent, ils ont été accueillis dans des secteurs plus laborieux et intéressants, comme les télécommunications et la réseautique. Plus tard vers la fin des années quatre vingt dix, ils sont devenus très populaires et répandus dans la plupart des industries. Ensuite, au début de l'an deux mille, on commençait à voir venir des FPGAs contenant des millions de portes logiques, intégrant des microprocesseurs, différents périphériques, et des

interfaces de communication très sophistiquées. Le résultat final est que les FPGAs actuels sont capables d'implémenter n'importe quelle fonction, incluant des composantes de communication, radar, image, et même le traitement des signaux numériques (DSP).

Les FPGAs empiètent présentement sur quatre grands marchés : les ASICs, les DSPs, les microcontrôleurs, et les processeurs de la couche de communication physique.

- **ASIC** : Les FPGAs sont de plus en plus utilisés pour implémenter des designs qui étaient réalisés précédemment avec des ASICs, grâce à leurs faible coût de développement, leur faibles coûts de production à petits et moyens volumes, la rapidité du processus d'implémentation et surtout le fait qu'ils restent flexibles pour l'ajout d'IPs si l'on veut agrandir l'application de départ [12].
- **DSP** : Le traitement numérique des signaux a toujours nécessité l'utilisation des microprocesseurs taillés sur mesure appelés DSP. Cependant, les FPGAs actuels contiennent des multiplicateurs, des chemins arithmétiques dédiés, et une large quantité de RAM, en d'autres mots tout ce qui peut faciliter les opérations du traitement numérique des signaux. Ces propriétés combinées avec le parallélisme qu'offrent les FPGAs, nous offrent des systèmes de traitement très performants, potentiellement beaucoup plus rapides que des DSP standard (500 fois plus rapide ou plus) [12].
- **Microcontrôleur** : Des petites fonctions de contrôle ont toujours été supportées par des processeurs spécifiques tels les microcontrôleurs. Ces composants à prix réduit contiennent un programme d'instruction interne, une mémoire, des compteurs, et des périphéries d'entrée-sortie tous liés au noyau du processeur. Les prix des FPGAs sont de plus en plus bas, et même les plus petits d'entre eux possèdent assez de ressources pour implémenter un ou plusieurs "soft" processeurs équipés d'une sélection de fonctionnalités [12].

- **Processeur de la couche de communication physique :** Au début de leurs apparition, les FPGAs ont été utilisés pour implémenter la logique « glue » qui interface les processeurs de la couche de communication physique avec d'autres couches du protocole réseautique. Cependant, les FPGAs actuels contiennent plusieurs transmetteurs œuvrant à haute vitesse, ce qui signifie que les fonctions réseautiques et celles de communication peuvent être réunies dans la même composante [12].

De nos jours, les cartes FPGA offertes sont divisées en deux catégories. Les produits haut de gamme, des FPGAs de grande performance, qui sont souvent offerts avec des mémoires intégrées, des processeurs et des interfaces de communication très développées. En contrepartie, les produits bas de gamme représentent des FPGAs à usage multiple qui sont offerts à des prix abordables pour le grand public [13-14]. Pour les différentes classes de FPGA offertes, le choix d'un produit optimum pour implémenter une fonction donnée peut s'avérer très délicat. Effectivement, il existe bien d'autres paramètres qu'il faut prendre en considération. La figure 27 nous fournit un ensemble de caractéristiques, sur lesquelles on peut se baser pour choisir le produit le mieux approprié pour une application donnée.

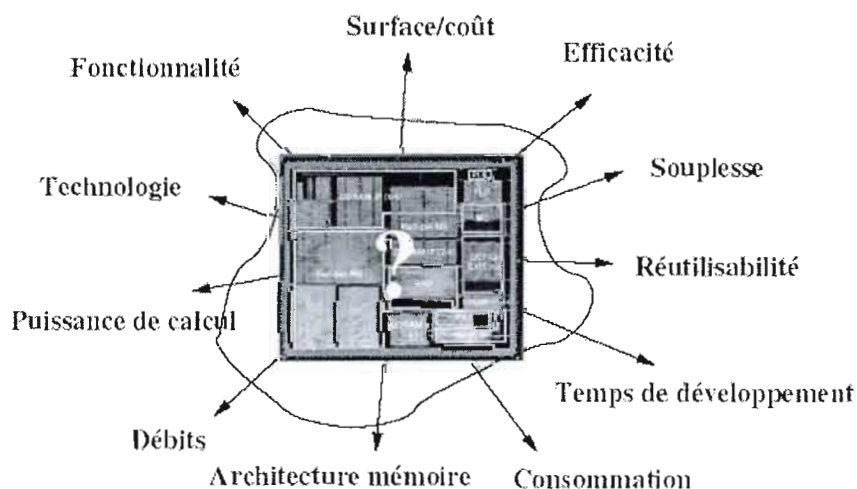


Figure 27. Paramètres influençant le choix d'un FPGA [12]

## 3.2 Outils de modélisation et de synthèse

Les applications basées sur les FPGAs ont gagné une grande popularité auprès des concepteurs de logique. Cependant, l'implémentation des designs "trop complexes" actuels nécessite des outils de modélisation et de synthèse très poussés. Plusieurs compagnies ont mis des efforts pour développer de tels produits. Aujourd'hui, tous les principaux fournisseurs de puces FPGA (Actel, Altera, Xilinx, etc...) offrent des outils de conception pour leurs produits à un coût relativement bas. Ces vendeurs fournissent leurs propres outils de placement et routage et une variété d'accessoires qui facilitent la gestion des designs et la sélection des entrées-sorties.

La méthodologie de design des composants FPGA est caractérisée par sa simplicité relative, d'autant plus que le design au complet peut être accompli à l'aide d'un seul logiciel. Cela non seulement réduit la complexité du processus du design mais aussi réduit son coût. La figure 28 illustre cette méthodologie de design.

### Spécification du design

Cette étape consiste à définir des spécifications d'ordre général comme :

- Le nombre de broches d'entrée-sortie et leur localisation dans la puce FPGA.
- La spécification de la fréquence d'opération de l'horloge du système.
- La spécification de la mémoire requise pour l'application...

### Développement du design

Le développement du design consiste à effectuer les processus suivant :

- Spécification de la méthodologie de design (Outil de développement utilisé).
- Codage RTL (VHDL, Verilog...).
- Spécification de la mémoire interne (BRAM) et externe (SRAM, DRAM...).
- Spécification des IP utilisés.

## Simulation Fonctionnelle

Cette étape vérifie le fonctionnement du code RTL.

## Synthèse

La synthèse est le processus qui convertit la représentation du design à partir du code RTL fourni pour produire une représentation au niveau porte logique.

## Placement et routage

À partir des fichiers de synthèse, l'outil de conception procède au placement et routage. Cependant, il faut noter que l'algorithme de placement et routage n'est pas forcément le même pour tous les outils de conceptions.

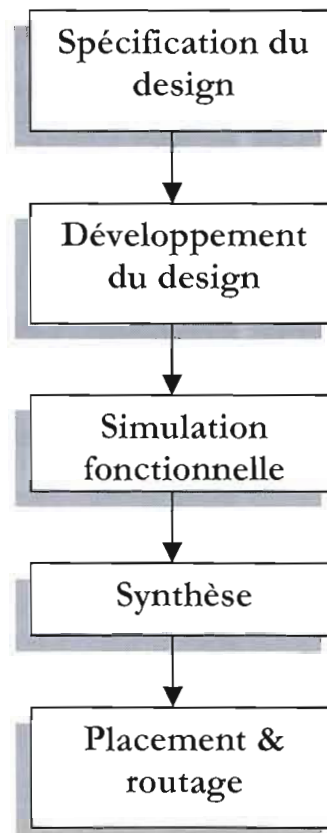


Figure 28. Méthodologie de design des composants FPGA

En résumé, les FPGAs sont présentement utilisés dans différentes industries. Leurs fonctionnalités sont de plus en plus variées et peuvent être utilisées pour implémenter n'importe quelle fonction. Le coût de ces dispositifs est beaucoup moins cher que celui des ASICs pour les productions en faible et moyen volume. Le changement et l'implémentation des designs sont rendus plus simples grâce aux nouveaux outils de conception, et le temps de livraison du produit au marché « Time to Market » est plus court. Ils représentent ainsi des supports matériels très compétitifs par rapport aux ASICs et DSPs et sont plus versatiles que les microcontrôleurs pour réaliser des SoC à fonctions multiples. C'est ce qui a influencé notre choix d'un FPGA pour réaliser notre projet et nous a conduits à utiliser le modèle Spartan3 de Xilinx comme bloc de commande et de contrôle du système que nous décrivons dans le chapitre suivant.

### Architecture du système de mesure de fluorescence proposé

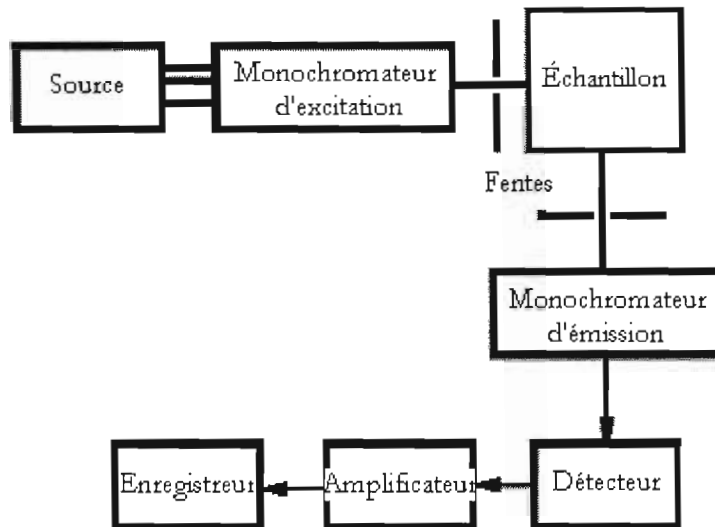
Cette partie du mémoire décrit la conception du système de détection selon les critères établis dans le chapitre 2. Le prototype est composé de senseurs optoélectroniques multibandes (Photodiodes) pour l'acquisition des données de fluorescence qui sont transmises au FPGA après amplification, et conversion de l'analogique vers le numérique. En d'autres mots, ce système nous permet de saisir, de mesurer et d'emmagasiner les données relatives aux raies d'un spectre de lumière multibandes. Ces fonctions sont gérées par un microcontrôleur implémenté dans le FPGA qui permettrait aussi de réaliser la tâche d'analyse des signatures spectrales obtenues.

Le chapitre est organisé comme suit : Nous commençons par décrire le fonctionnement du système d'acquisition de donnée tout en présentant au fur et à mesure les composantes utilisées. Ensuite, nous présentons le module de contrôle de notre système de détection, puis nous terminons par la présentation de l'outil de modélisation et de synthèse qui nous a aidé à concevoir le module de contrôle. Un exemple simple d'utilisation de l'outil est fourni en annexe.



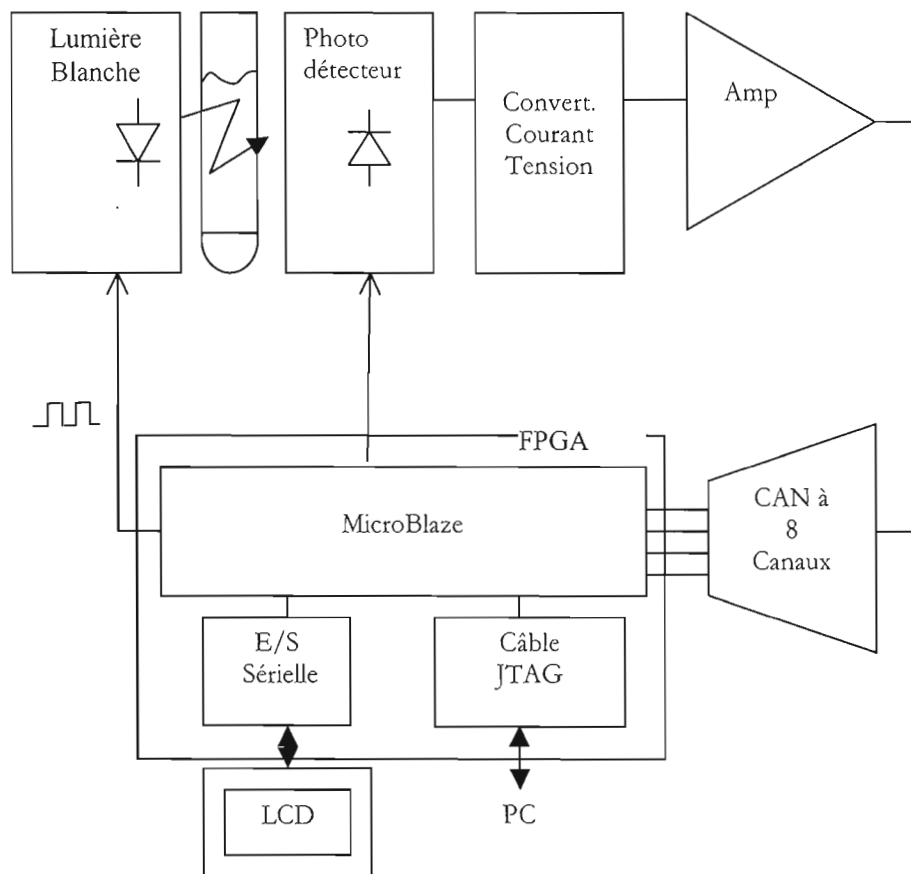
## 4.1 Design du système de détection

Nous avons vu dans le chapitre 2 que les systèmes de détection et de mesure de fluorescence les plus performants étaient ceux basés sur des mesures optiques. Cependant, leur coût de production est relativement élevé. La figure 29 illustre le bloc diagramme d'un spectromètre commercial standard. L'utilisation des monochromateurs d'excitation et d'émission et leurs filtres optiques associés font que l'appareil est encombrant en plus d'avoir un coût de production plus élevé. Par ailleurs, ce type d'appareil est incapable d'interpréter les signatures spectrales obtenues.



**Figure 29.** Bloc Diagramme d'un système de mesure de fluorescence [15]

Pour atténuer les problèmes précédents, nous utilisons une batterie de diodes électroluminescentes de différentes couleurs comme détecteur de lumière, en les polarisant toutes en inverse. Celles-ci sont excitées par une diode électroluminescente blanche. Par la suite les spectres de lumière mesurés seront traités par un système de traitement de données approprié. Cette approche permet d'alléger le design tout en réduisant son coût. Finalement, le système est portable et nous permet de réaliser des mesures en temps réel.



**Figure 30.** Bloc diagramme de notre système de mesure de fluorescence

La figure 30 illustre le bloc diagramme du système d'acquisition de données. La procédure consiste à envoyer un rayon lumineux sur la substance fluorophore à l'aide d'une diode blanche excitée par un signal carré généré à partir du MicroBlaze, et de mesurer la fluorescence émise à l'aide des autres diodes qui sont en mode photodétection. Les courants générés par les photodiodes, suite au phénomène de photodétection, sont convertis en tension par un convertisseur courant-tension. Celles-ci passent à travers un étage d'amplification avant d'être converties en des signaux numériques qui seront finalement transmis au MicroBlaze pour être affichés sur l'écran LCD. Dans une phase ultérieure, le Microblaze se chargera aussi de traiter les signatures spectrales obtenues afin d'identifier et de mesurer la concentration des substances qui en sont à l'origine.

## 4.2 Composantes utilisées

### 4.2.1 Diodes

Notre système de détection de fluorescence se compose d'une diode blanche qui sert comme source d'excitation et de huit diodes photodéectrices. Celles-ci sont choisies de telle manière qu'elles couvrent tout le spectre visible (Figure 31). Le nombre de diodes choisi est relié à la sensibilité et la sélectivité du système de détection car plus ce nombre est élevé plus on couvre d'avantage de plages du spectre visible.



Figure 31. Longueurs d'onde du spectre visible [16]

Le tableau suivant montre les caractéristiques des diodes photodéectrices utilisées :

Tableau 3. Caractéristiques des diodes

Manufacturier	Numéro de la Composante	Longueur D'onde
Nichia	NSHU550E	375 (UV)
Agilent	CD30-M0000	472 (Bleu)
Agilent	CE30	505 (Cyan)
Agilent	CM31	526 (Vert)
Agilent	EL10-MQ000	592(Jaune)
Agilent	EJ30-MQ000	605(Orange)
Agilent	EH30-MQ000	617 (Ambre)
Agilent	EG30-MQ000	626 (Rouge)

## 4.2.2 Convertisseur courant-tension

La figure 32 montre le schéma du convertisseur courant-tension utilisé dans notre système de détection. La valeur du courant généré par la photodiode étant de l'ordre de nanoampères, il faut choisir une grande valeur pour la résistance afin de produire une tension mesurable. Cette valeur a été choisie expérimentalement de façon à obtenir un signal stable et peu bruité.

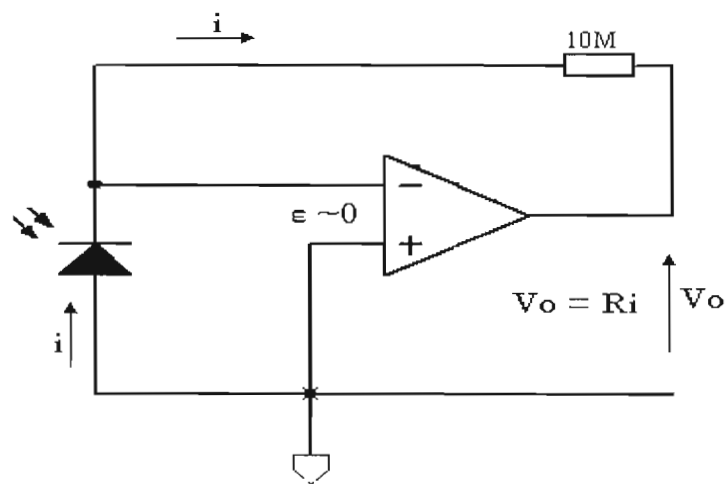


Figure 32. Convertisseur courant-tension

Pour la réalisation du convertisseur courant-tension, nous avons choisi un amplificateur opérationnel de Analog Devices (OP37), conçu pour les systèmes d'acquisition de données, et qui est caractérisé par sa précision, haute vitesse, et surtout le fait qu'il génère beaucoup moins de bruit comparé aux autres candidats de la même catégorie.

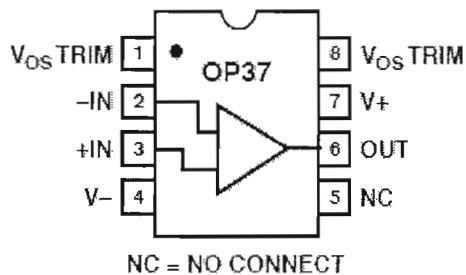


Figure 33. Ampli opérationnel OP37 de Analog Devices [17]

### 4.2.3 Amplificateur

Le signal sortant du convertisseur courant-tension étant de l'ordre de fractions de volt, il est nécessaire de l'amplifier avant de l'envoyer au convertisseur analogique numérique. La figure 34 illustre le schéma de l'amplificateur non-inverseur utilisé dans notre design. Le gain de ce circuit a été déterminé expérimentalement de manière à fournir un signal de sortie maximum de l'ordre de 5 Volt.

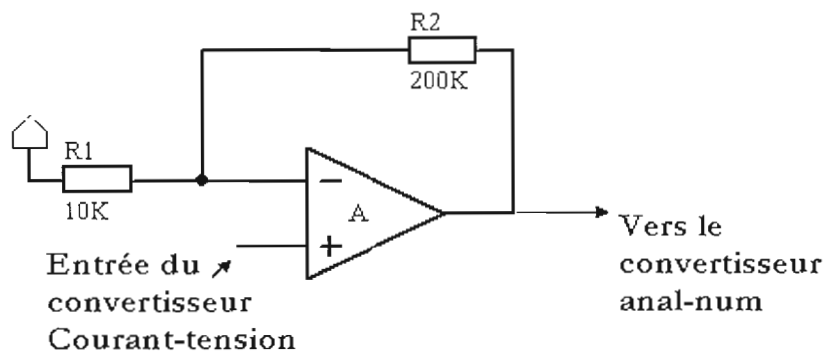


Figure 34. Amplificateur non-inverseur

Le candidat choisi pour cette opération est l'amplificateur opérationnel AD712 de "Analog Devices" qui donne une excellente performance pour un prix raisonnable. Ce qui le distingue dans sa catégorie est le fait qu'il offre d'excellent résultat quant au bruit ( $4 \mu\text{V}$  crête à crête). De plus le faible courant d'entrée le qualifie d'autant comme étage d'amplification pour des photodiodes.

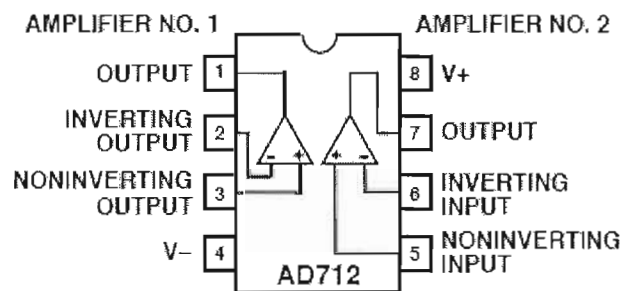


Figure 35. Ampli opérationnel AD712 de Analog Devices [18]

## 4.2.4 Convertisseur analogique-numérique

Le choix du convertisseur analogique-numérique a été basé à la fois sur les contraintes imposées par les circuits précédents et par le module de contrôle. D'une part, il faut qu'il y ait huit canaux d'entrées pour relier les huit signaux provenant des diodes ; et d'autre part, la sortie devrait être sérielle pour éviter de se retrouver avec trop de fils et pour faciliter la communication des données entre le convertisseur et la carte FPGA. Dans cette optique, un convertisseur analogique-numérique avec une interface sérielle est tout indiqué. Par ailleurs, la communication entre le convertisseur et le microcontrôleur peut se faire suivant plusieurs standards comme les protocoles SPI et QSPI de Motorola, ou bien MICROWIRE de National Semiconductor.

Le convertisseur analogique-numérique utilisé dans notre système de détection est le MAX1110 de MAXIM dont le bloc diagramme est montré à la figure 36. Celui-ci fait partie d'une catégorie de convertisseurs qui consomment peu d'énergie tout en fournissant d'excellents résultats.

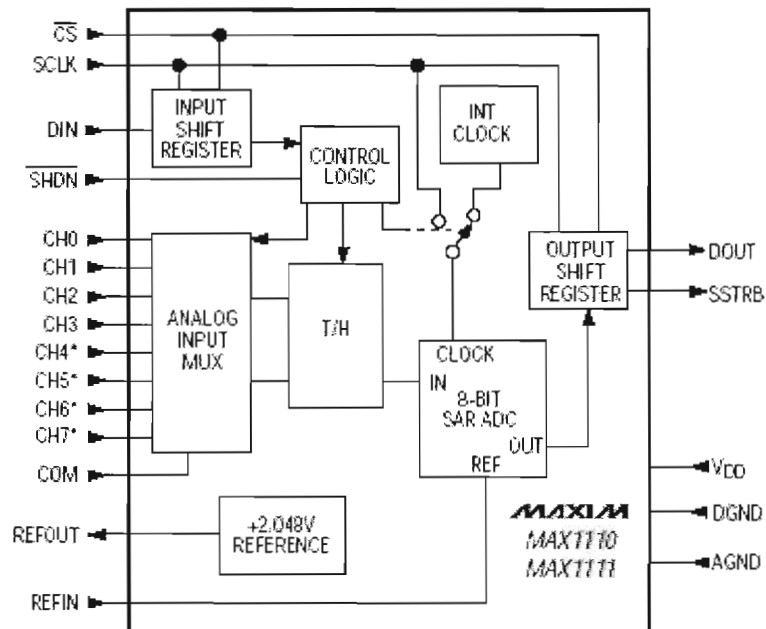


Figure 36. Diagramme fonctionnel du MAX1110 de MAXIM [19]

## 4.3 Module de contrôle

### 4.3.1 Spartan3

Le FPGA choisi pour ce projet est le XC3S400 de la famille Spartan3 de Xilinx qui contient quatre cent milles portes logiques. Comme illustré à la figure 37, le FPGA est installé sur une carte d'évaluation de Memec [20] avec un nombre d'interfaces de communications standard comme un port JTAG, un port UART RS-232, un port pour le système ACE, et deux fentes pour installer une extension P160.

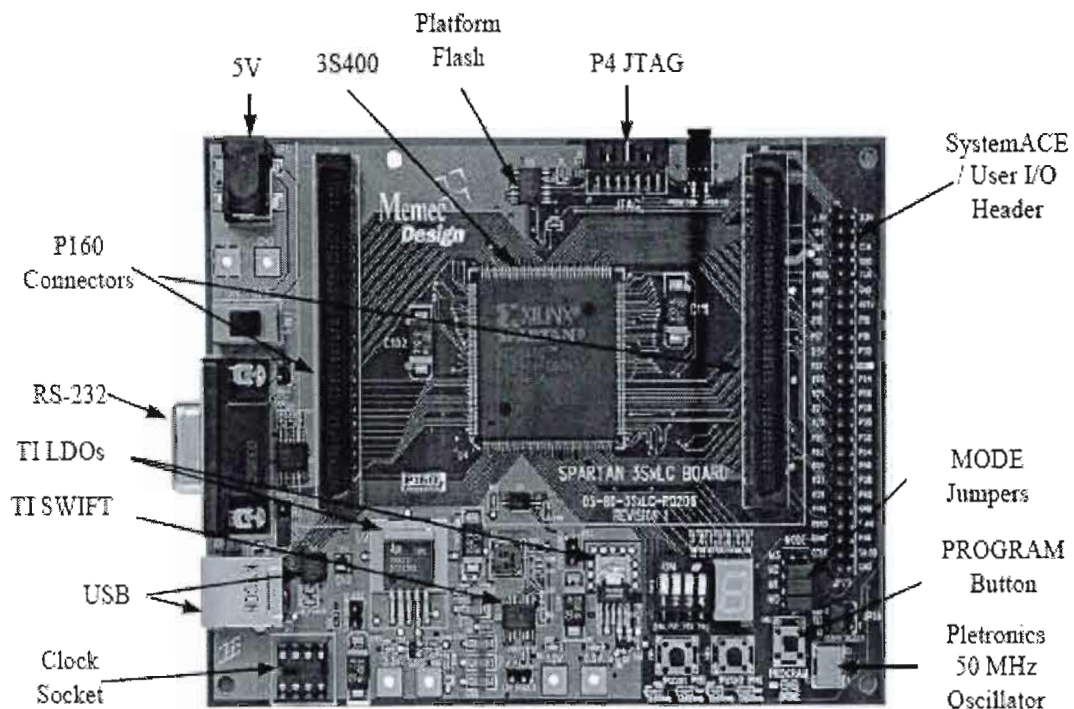


Figure 37. Spartan3S400 de Xilinx [20]

La carte d'évaluation offre plusieurs autres ressources, tel qu'indiqué à la figure 38. L'outil de conception utilisé avec cette carte est un produit de Xilinx : le «Embedded Development Kit» ou tout simplement EDK.

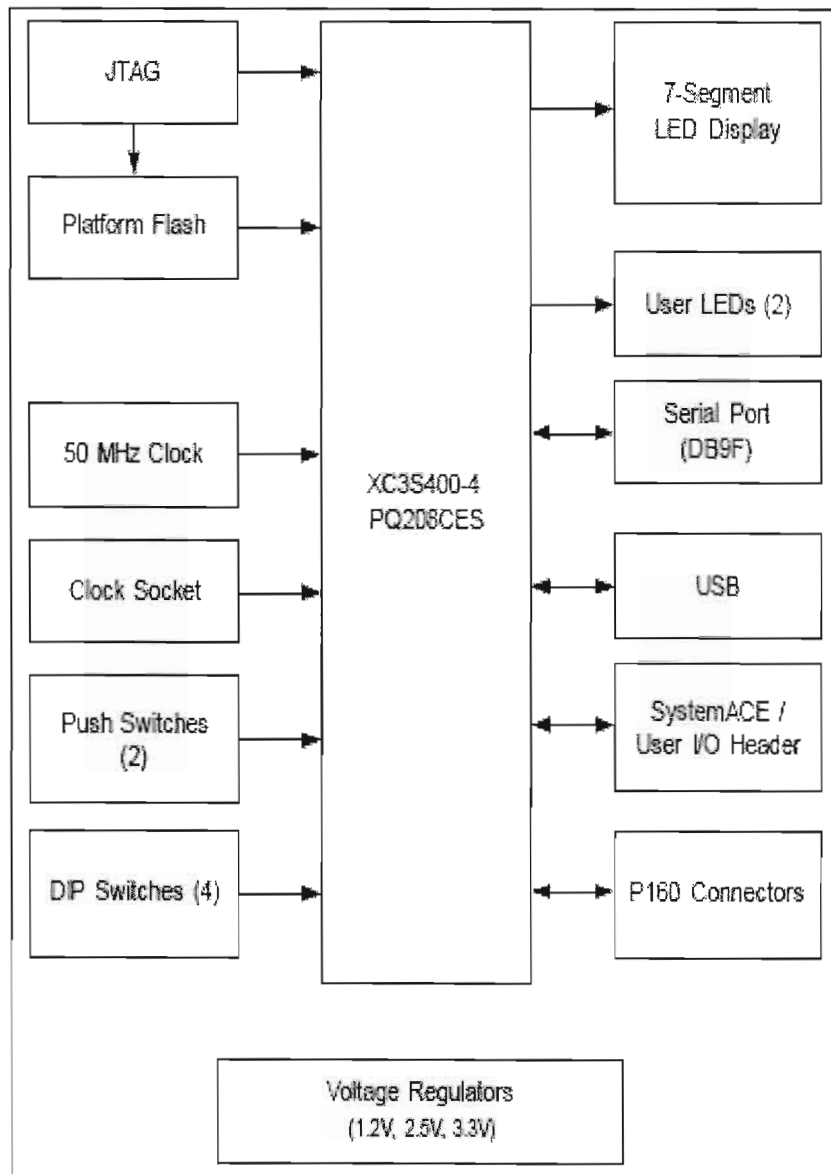


Figure 38. Bloc diagramme de la Spartan3 [20]



### 4.3.2 Modèle du système proposé

La figure suivante montre le bloc diagramme du système de détection de fluorescence réalisé. Mis à part les circuits des del's et du ADC, le système repose sur le FPGA Spartan3 dans lequel sont implémentés un MicroBlaze, un UART RS-232, une BRAM, deux Timers, et un circuit périphérique OPB\_GPIO que nous avons nommé SPI\_GPIO pour faire référence au standard SPI de Motorola.

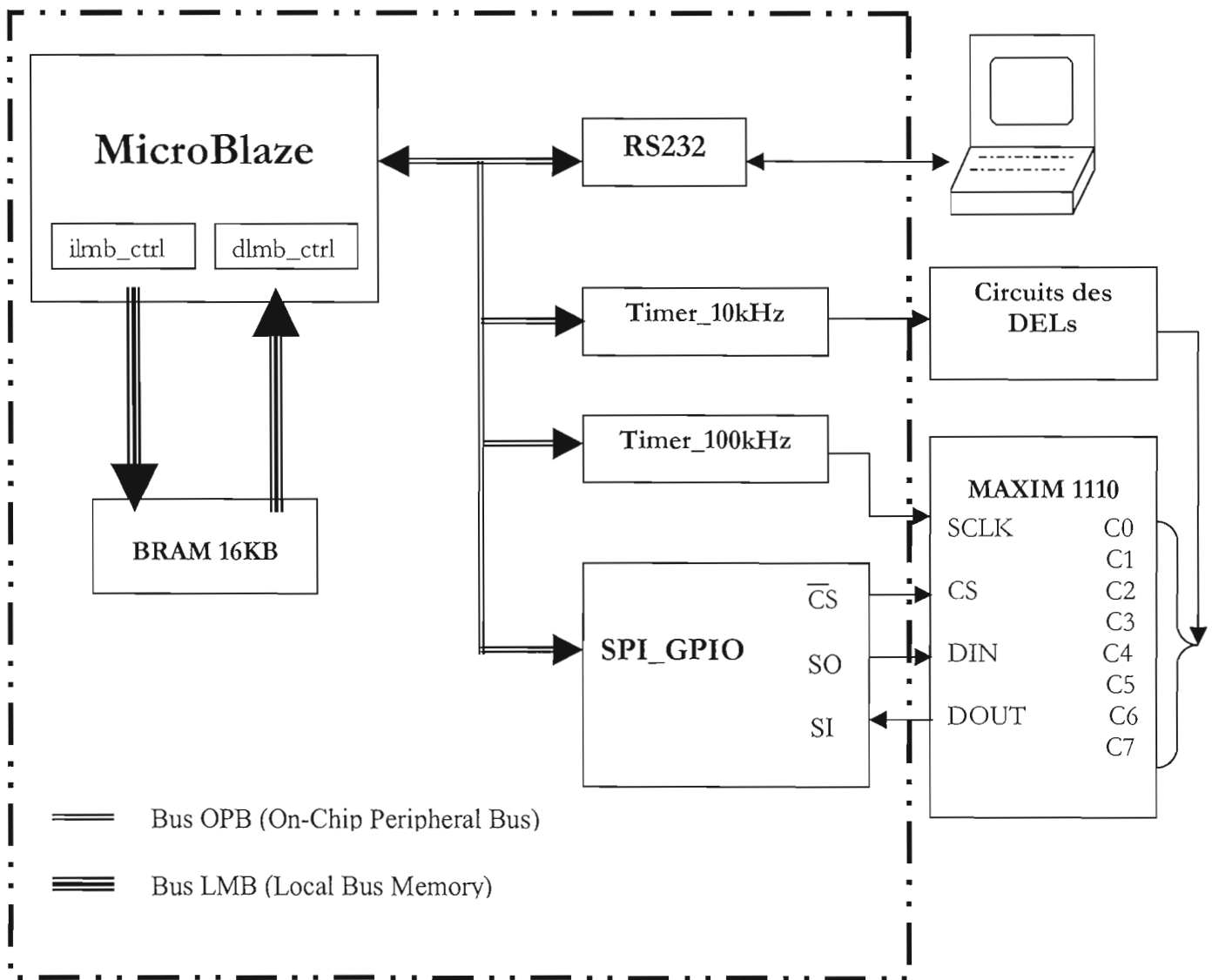


Figure 39. Bloc diagramme du système proposé

## I- MicroBlaze

Le MicroBlaze est un "Soft" processeur destiné aux familles Virtex et Spartan de Xilinx. Il représente le seul choix acceptable pour notre module de contrôle si nous voulons réaliser des fonctions de traitement de données complexe tel les réseaux de neurones artificiels. Avec un VirtexII Pro, on aurait eu le choix entre le MicroBlaze et un PowerPC de IBM. Pour comparer les deux produits, un article récent publié dans Xcell, le journal de Xilinx (Édition 51), nous révèle que le PowerPC serait « le maître » et que le MicroBlaze serait « d'apprenti sur le chemin du maître ». Autrement dit, pour des applications de complexité faible à moyenne, les deux font l'affaire.

Le MicroBlaze est un processeur "RISC" (Reduced Instruction Set Computer) à 32 bits qui est conçu selon une architecture de Harvard. En d'autres mots, son architecture est faite de manière que la mémoire est subdivisée en deux blocs, un pour les instructions et l'autre pour les données. Le même concept est aussi appliqué pour les bus. À titre d'exemple, nous pouvons voir sur la figure 40 qu'il existe deux types de bus pour la mémoire locale : le «ILMB : Instruction Local Memory Bus» et le «DLMB : Data Local Memory Bus». De même pour le bus reliant les périphéries au MicroBlaze «OPB : On-Chip Peripheral Bus». Nous pouvons aussi voir que le processeur possède plusieurs registres de 32 bits à usage multiple et bien d'autres ressources.

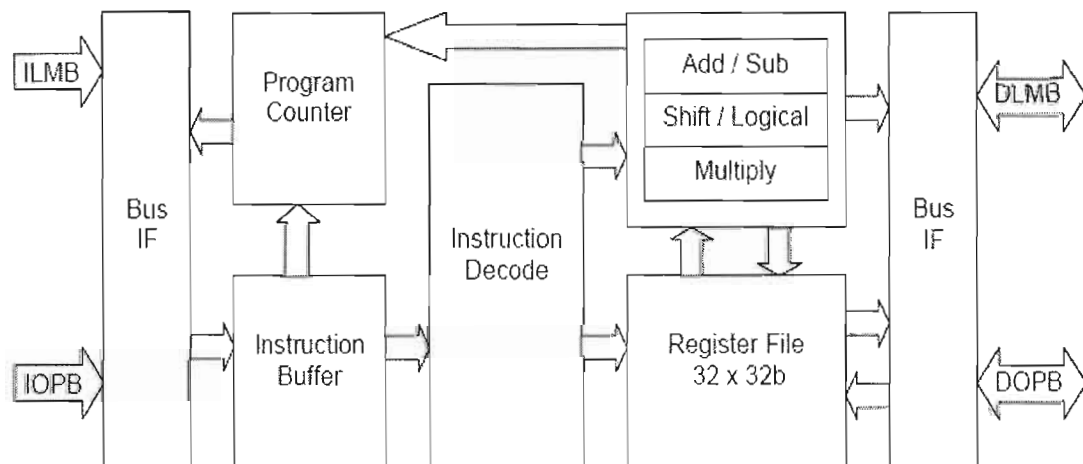
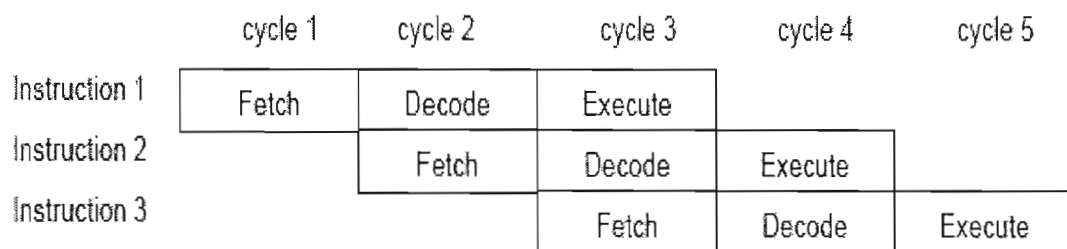


Figure 40. Bloc diagramme du MicroBlaze [21]

Ce processeur a une architecture "pipeline" sur trois étages qui peut augmenter sa vitesse. L'exécution d'une instruction est divisée en trois étapes : "Fetch", "Decode," et "Execute". Une instruction prend trois cycles pour être complétée, cependant trois instructions peuvent être complétées en parallèle avec les trois étages "pipeline" fonctionnant au même temps (Figure 41). [21]



**Figure 41.** Architecture "Pipeline" [21]

## II- UART

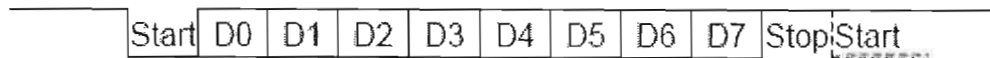
Pour établir une communication entre le FPGA et un l'outil de conception, on a souvent recours à un «UART : Universal Asynchronous Receiver/Transmitter». Il en existe plusieurs versions sous forme de bloc IP offertes par Xilinx. Dans notre projet, nous utilisons une version "lite" qui est supportée par notre outil de conception.

Le UART Lite possède deux canaux "full-duplex", un canal de réception (rx) et un autre de transmission (tx). Les deux canaux sont connectés à deux ports globaux, RX et TX, qui sont connectés au port RS-232 sur la carte d'évaluation (Figure 37). Cet IP supporte un bus d'interface de 8 bits et peut être connecté directement à l'OPB. De plus la flexibilité de ses paramètres lui permet de s'adapter à n'importe quel système. Pour ce projet les paramètres utilisés sont illustrés au tableau 5.

**Tableau 4.** Paramètres de l'UART Lite

Paramètres	Description	Exemple de valeur
C_BASE_ADDR	Début d'adresse	0xFFFF9000
C_HIGH_ADDR	Fin d'adresse	0xFFFF90FF
C_DATA_BITS	Nombre de bits	8
C_CLK_FREQ	Fréquence de l'horloge	50 MHz
C_BAUDRATE	Taux de transfert	19200 bits/s
C_USE_PARITY	Parité	0 (pas de parité)

Le UART utilise une transmission sérielle, bit par bit commençant par le LSB. Comme celle-ci peut commencer à n'importe quel moment, le receveur doit être alerté lors du commencement de la transmission. Pour cela, le transmetteur envoie un signal actif bas, de même longueur qu'un bit normal, au début de chaque transmission (figure 42).



**Figure 42.** Le UART en phase de transmission [22]

### III- BRAM

Le bloc BRAM est un module de mémoire paramétrable qui nous permet de concevoir un design utilisant uniquement les ressources requises par notre système. Cela permet une meilleure optimisation et une meilleure performance au design. Pour les besoins de notre système, nous utilisons 16 Koctets, ce qui représente le quart des ressources disponibles sur la carte d'évaluation de Memec. Pour connecter un bloc BRAM à un bus LMB, nous utilisons des contrôleurs LMB\_BRAM. Cela n'est possible qu'avec des versions récentes de l'EDK (V5.1 et plus). [23]

## IV- Les compteurs/temporisateurs

Les compteurs utilisés dans notre système de détection permettent de synchroniser la saisie et la conversion des données avec l'UART. Le "Core Timer" offert par le LogiCore de Xilinx [24] est un module de 32 bits. Ce dernier ne peut être connecté qu'à un bus de type OPB et se compose de 8 registres. La figure 43 fournit une vue détaillée de chaque registre.

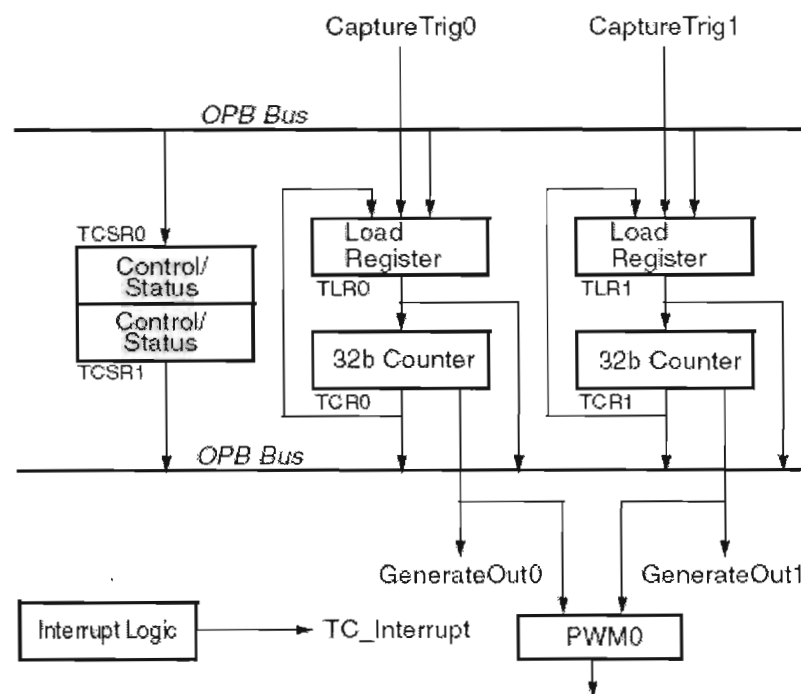


Figure 43. Schéma du core OPB\_Timer [24]

Les registres "Load" sont utilisés, soit pour maintenir une valeur initiale du compteur pour la génération d'un événement spécifique, soit pour sauvegarder une valeur de capture. Notons aussi que la valeur générée est utilisée pour activer une ou plusieurs interruptions après qu'un intervalle de temps soit écoulé ; cet intervalle est programmable. Par contre la valeur de capture est atteinte une fois qu'un événement externe est détecté. Le core OPB\_Timer peut être utilisé en trois modes : Generate Mode, Capture Mode, ou Pulse Width Modulation (PWM) Mode.

**Generate Mode :** Dans ce cas, la valeur présente dans le « TLR : Timer Load Register » est chargée dans le compteur, ensuite l'incrémentation se fait soit d'une façon ascendante ou descendante (up ou down) selon la valeur du bit UDT qui existe dans le registre TCSR du compteur. Une fois que ce dernier atteint la valeur chargée initialement dans le TLR, les signaux GenerateOut et Interruption sont mis à 1. Donc, ce mode est utile pour une génération répétitive d'interruptions ou pour la génération de signaux spécifiques externes.

**Capture Mode :** Dans ce mode la valeur du compteur est sauvegardée dans le TLR seulement si un signal de capture externe est à 1. De plus, le bit TINT est mis à 1 dès la détection d'un évènement de capture. Le compteur peut être configuré soit d'une façon ascendante ou descendante (up ou down) via le bit UDT du registre TCSR. Ce mode est très utile pour la capture d'évènement externe ainsi que l'activation d'interruption simultanément.

**Pulse Width Modulation (PWM) Mode :** Dans ce mode les deux compteurs disponibles sont utilisés pour générer un signal carré de sortie avec une fréquence et un cycle de travail spécifiques. En d'autres termes, le Timer1 sera utilisé pour programmer la période du signal et le timer2 pour fixer la durée pour laquelle le signal est à 1. Les formules suivantes permettent de calculer les valeurs à mettre dans chaque compteur selon la configuration désirée.

**1<sup>er</sup> Cas : Count UP (bit UDT = 0)**

$$\text{PWM\_PERIOD} = (\text{MAX\_COUNT} - \text{TLR0} + 2) \times \text{OPB\_CLOCK\_PERIOD}$$

$$\text{PWM\_HIGH\_TIME} = (\text{MAX\_COUNT} - \text{TLR1} + 2) \times \text{OPB\_CLOCK\_PERIOD}$$

Il faut noter que le MAX\_COUNT est égal à 0xFFFFFFFF pour un compteur 32bits, et que l'OPB\_CLOCK\_PERIOD correspond à la fréquence CPU qui est 50MHz dans notre cas (Spartan3).

## 2<sup>ème</sup> Cas : Count Down (bit UDT = 1)

$$\text{PWM\_PERIOD} = (\text{TLR0} + 2) \times \text{OPB\_CLOCK\_PERIOD}$$

$$\text{PWM\_HIGH\_TIME} = (\text{TLR1} + 2) \times \text{OPB\_CLOCK\_PERIOD}$$

C'est le mode "Pulse Width Modulation" que nous allons exploiter pour générer nos deux fréquences : 100kHz pour le convertisseur analogique numérique et le 10kHz pour exciter les 8 photodiodes.

### • **Timer\_100kHz**

Le OPB\_Timer est un core paramétrable et donc pour obtenir le Timer\_100kHz, nous avons pris les valeurs suivantes :

Version Hardware : 1.00.b  
Base\_Address : 0xFFFFC000  
High\_Address : 0xFFFFC0FF  
PWM\_PERIOD : 0x000001F2 (50 MHz/ 100kHz = 500 => 1F4= 1F2+2).  
PWM\_HIGH\_TIME : 0x000000F8 (Duty factor 50%).

### • **Timer\_10kHz**

Nous avons créé un autre OPB\_timer que nous avons appelé Timer\_10kHz. Les valeurs de ses paramètres sont :

Version Hardware : 1.00.b  
Base Address : 0xFFFFB000  
High Address : 0xFFFFB0FF  
PWM\_PERIOD : 0x00001386 (50 MHz/ 10kHz = 5000 => 1388= 1386+2).  
PWM\_HIGH\_TIME : 0x000009C2 (Duty factor 50%).

## V- SPI\_GPIO (Serial Peripheral Interface, General Purpose Input/Output)

Nous nous sommes basé sur l'architecture de l'interface sérielle du standard SPI de Motorola pour concevoir une interface simple et convenable pour notre application. Essentiellement, nous avons besoin des 3 signaux : Chip Select, Serial In, et Serial Out. Pour réaliser ce système, nous avons utilisé le périphérique "OPB\_GPIO" offert par Xilinx. Ce dernier est connecté au bus OPB du MicroBlaze et fonctionne à une fréquence de 50MHz. Il est composé de registres, multiplexeurs, bus de données, contrôleur d'interruption, etc. La figure 44 donne le bloc diagramme de ce périphérique.

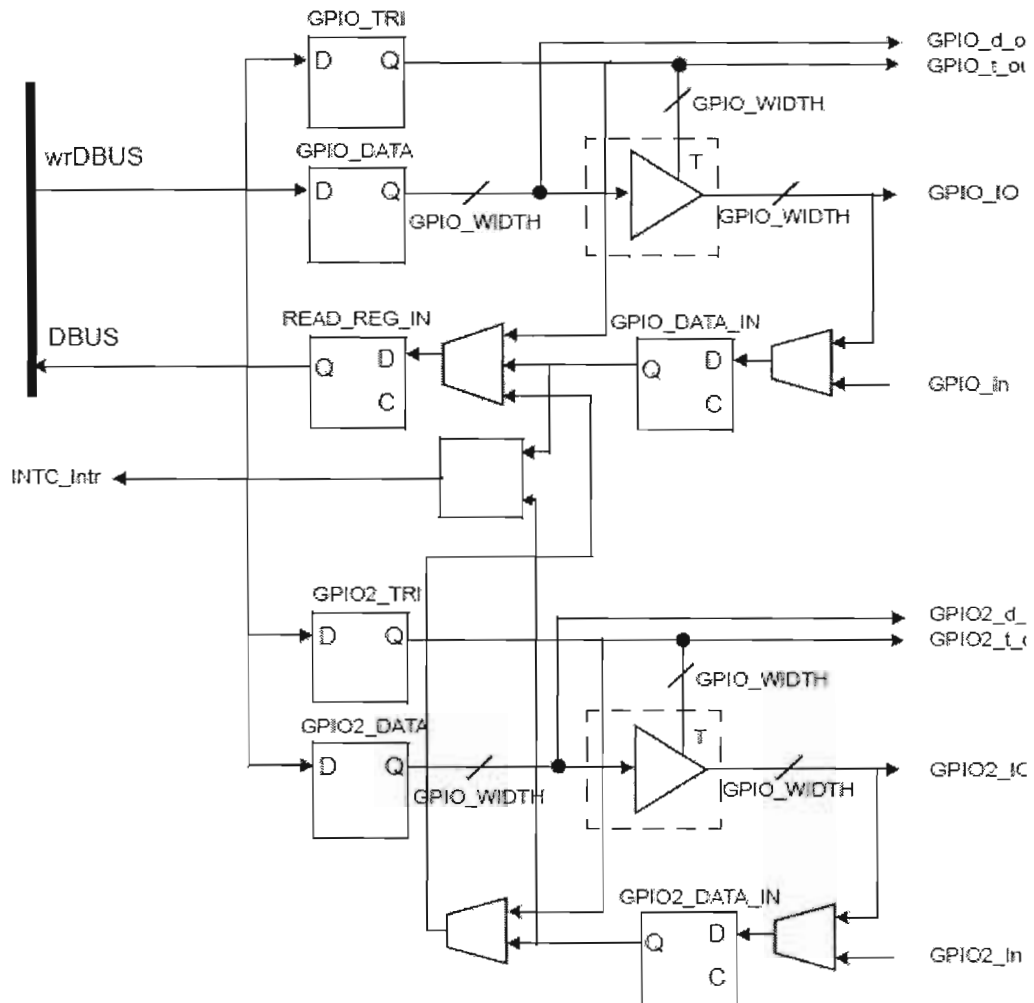


Figure 44. Bloc diagramme de l'OPB\_GPIO [25]



Le SPI\_GPIO a été configuré comme esclave du MicroBlaze, comme tous les autres périphériques utilisés dans ce projet (Voir figure 45)

**Add/Edit Hardware Platform Specifications**

Peripherals | Bus Connections | Ports | Parameters

Click on squares to make master, slave or master-slave (M, S)  
Right click on any bus instance (column header) for a conte:

	ilmb	dlmb	sopb
microblaze_0 dlmb		M	
microblaze_0 ilmb	M		
microblaze_0 dopb			M
microblaze_0 iopb			M
dlmb_cntrl slmb		S	
ilmb_cntrl slmb	S		
RS232 sopb			S
Timer_10kHz sopb			S
Timer_100kHz sopb			S
Maxim_GPIO sopb			S

Figure 45. Connections des Bus

Le port SPI\_GPIO a été configuré pour opérer en mode bidirectionnel, et a été nommé GPIO\_IO. Sa taille a été fixée à 3 bits pour générer les signaux SPI : Chip Select, Serial In et Serial Out (figure 39).

La figure 46 montre les instanciations des ports de tous les périphériques utilisées dans notre application.

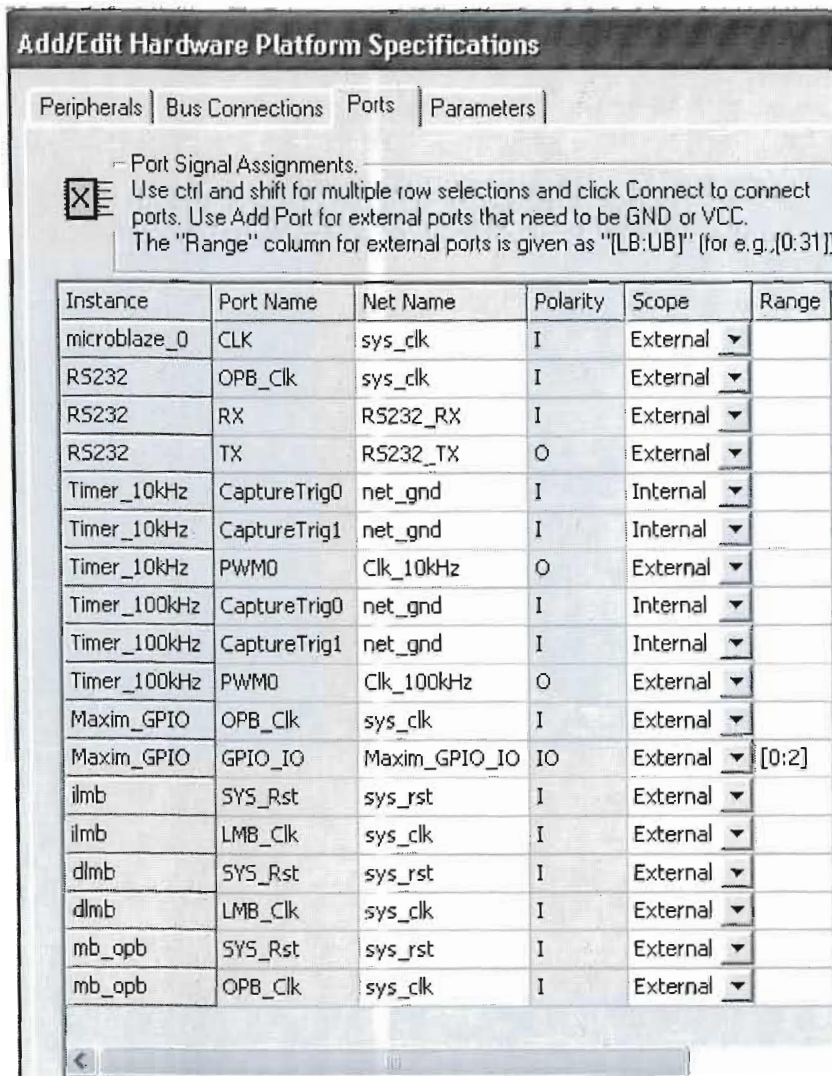


Figure 46. Instanciations des ports des périphériques

Après avoir complété la conception du système, nous avons réalisé un prototype (figures 47 et 48) et nous avons procédé à des tests pour valider le design. Ceux-ci sont décrits au chapitre qui suit.

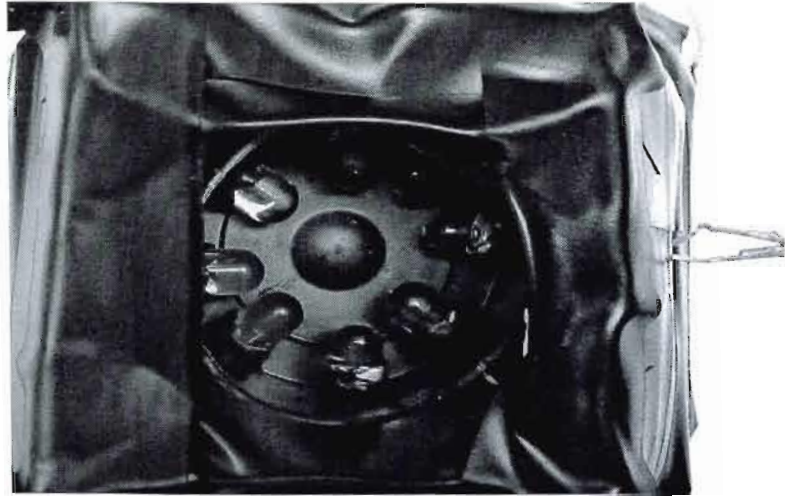


Figure 47. Disposition des diodes

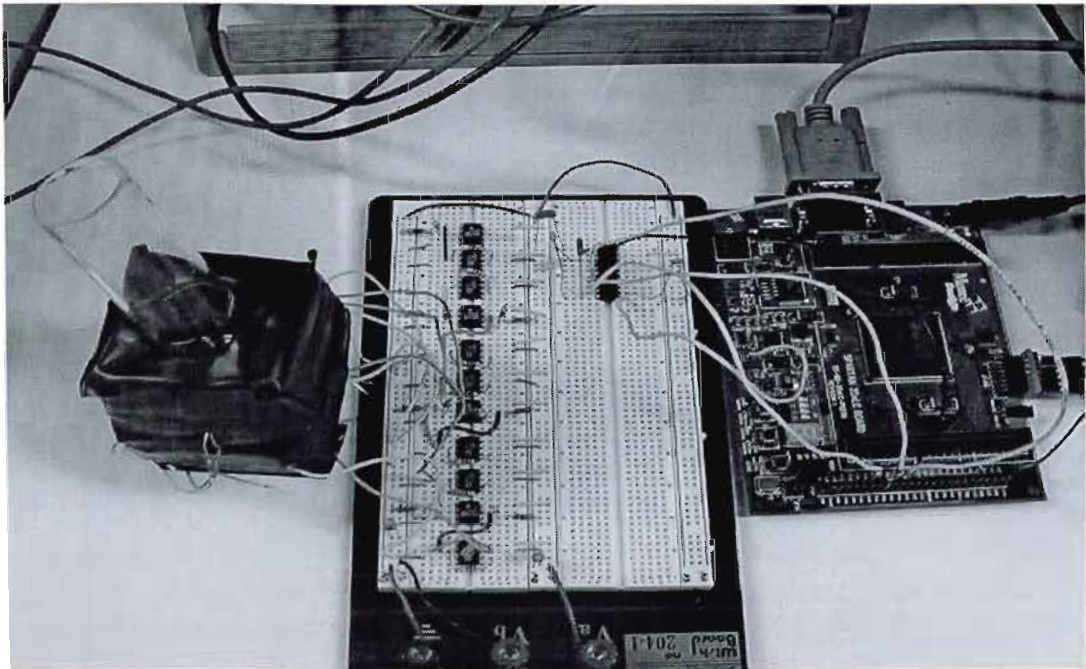


Figure 48. Le système de détection de fluorescence proposé

### Validation du design

Après la phase du développement. Le système a été implémenté et testé. Des simulations fonctionnelles et temporelles ont été conduites avec succès sur les différentes parties du système avant de le programmer dans le FPGA. Dans cette partie du mémoire nous démontrons le bon fonctionnement de la saisie et la transmission des données de fluorescence au microcontrôleur. La vérification et la catégorisation des signatures spectrales recueillis font partie d'un projet connexe qui est en cours de réalisation par un autre étudiant.

## 5.1 Programme de gestion

C'est le programme exécuté par le microprocesseur Microblaze. Il permet l'interaction avec l'utilisateur et gère le fonctionnement du système. Dans notre application le code source du programme est réparti en deux fichiers : un contenant les fonctions utilisées et l'autre le programme principal. Le code source est rédigé en langage C.

### Fonctions utilisées :

La première fonction sert à générer les signaux d'horloges de 10kHz et 100kHz en utilisant les blocs Timer\_10kHz et Timer\_100kHz ainsi que nous l'avons expliqué dans le chapitre précédent. Le choix de la fréquence du premier compteur (10 kHz) est fait de sorte qu'il appartienne à la bande passante de la réponse en fréquence en boucle fermée de l'amplificateur OP37. Tandis que la fréquence du deuxième compteur est choisie de manière à synchroniser les conversions avec la transmission sérielle de l'UART : dix coups d'horloge pour transmettre une donnée de 8bits à cause du bit de départ et de fin de conversion (figure 42). Les deux signaux ont été vérifiés sur un oscilloscope et ils répondent bien aux critères exigés.

```
void Clocks_Gen()
/* Configuration du Timer_TIMER_10KHZ
    PWM period= 100 us, ((0x000001F2 + 2) / 50MHz)
    avec high time=50us ((0x000000F8 + 2) / 50MHz) */
XTmrCtr_mSetLoadReg(TIMER_10KHZ_BASEADDR, 0, 0x000001F2);
XTmrCtr_mSetLoadReg(TIMER_10KHZ_BASEADDR, 1, 0x000000F8);

/* Configuration du Timer_TIMER_100KHZ
    PWM period= 10 us, ((0x00001386 + 2) / 50MHz)
    avec high time=5 us ((0x000009C2 + 2) / 50MHz)*/
XTmrCtr_mSetLoadReg(TIMER_100KHZ_BASEADDR, 0, 0x00001386);
XTmrCtr_mSetLoadReg(TIMER_100KHZ_BASEADDR, 1, 0x000009C2);
```

La deuxième fonction nous permet de sélectionner l'entrée de photodiode à convertir par le convertisseur analogique numérique puisque les photodiodes génèrent simultanément les signaux qui sont transmis au convertisseur, après conversion et amplification.

```
void setConfig_ADC(Xuint8 canal, Xuint8* buf_tx)
{
    Xuint8 Control_Byte;
    Xuint16 i;
    switch (canal)
    {
        case 0 : Control_Byte = 0x8F; // Canal 0 sélectionné
        case 1 : Control_Byte = 0x9F; // Canal 1 sélectionné
        case 2 : Control_Byte = 0xAF; // Canal 2 sélectionné
        case 3 : Control_Byte = 0xBF; // Canal 3 sélectionné
        case 4 : Control_Byte = 0xCF; // Canal 4 sélectionné
        case 5 : Control_Byte = 0xDF; // Canal 5 sélectionné
        case 6 : Control_Byte = 0xEF; // Canal 6 sélectionné
        case 7 : Control_Byte = 0xFF; // Canal 7 sélectionné
    }
    //Remplir le buffer Tx par Control_Byte
    for(i=0; i<BUFFER_SIZE; i++)
        buf_tx[i] = Control_Byte;}

```

Il existe bien d'autres fonctions qui décrivent le mécanisme de la conversion analogique-numérique et qui sont présentées en annexe, avec le programme principal qui contient les valeurs des masques, les tailles des buffers et les pilotes de tous les cores utilisés.

## 5.2 Conversions analogiques-numériques

Pour valider la fonctionnalité du système, nous avons commencé par examiner les résultats des conversions analogiques-numériques obtenues lors de plusieurs tests. Comme notre convertisseur analogique numérique est configuré en mode unipolaire avec un  $V_{dd}$  égale à 3.3V alors chaque LSB correspond à  $3.3V/256 = 0.012890625 \cong 0.0129V$  ou 12.9mV.

L'affichage des résultats de conversion s'est fait par le biais de l'UART, en reliant ce dernier à un ordinateur PC et en utilisant l'utilitaire de communication Hyper Terminal de Windows afin de communiquer avec le FPGA. La validation des valeurs affichées par Hyper Terminal a été faite en utilisant la formule :

$$C = X / 0.0129$$

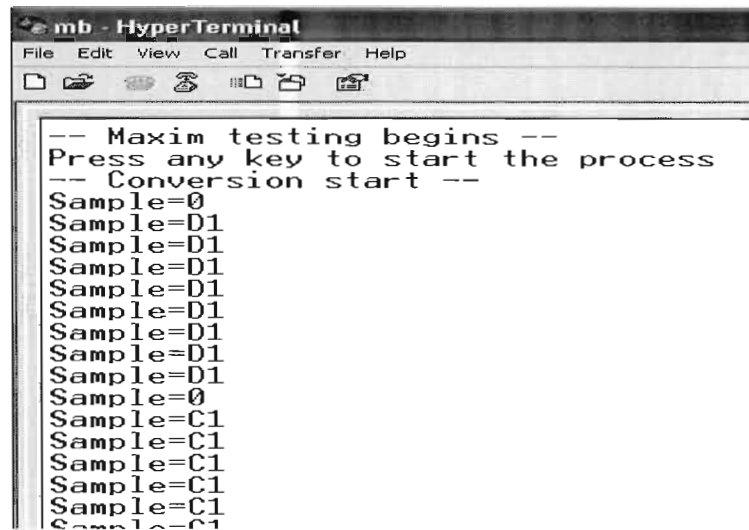
où C est la valeur de sortie du convertisseur analogique numérique, et où X représente la tension d'entrée appliquée au canal converti. Le tableau suivant résume les différentes valeurs de tensions calculées

**Tableau 5.** Tableau des valeurs de conversion calculées théoriquement

Voltage d'entrée (V)	Décimal	Hexadécimal	Binaire
3.3	255	FF	1111 1111
3.0	232	E8	1110 1000
2.7	209	D1	1101 0001
2.5	193	C1	1100 0001
2.2	170	AA	1010 1010
2.0	155	9B	1001 1011
1.8	139	8B	1000 1011
1.6	124	7C	0111 1100
1.5	116	74	0111 0100
1.4	108	6C	0110 1100



Nous avons appliqués les tensions d'entrée indiquées à l'entrée du convertisseur analogique-numérique et initié leur conversion par le système. Les résultats affichés par le biais de Hyper Terminal correspondaient bien aux valeurs théoriques anticipées (figure49).



```
mb - HyperTerminal
File Edit View Call Transfer Help
-- Maxim testing begins --
Press any key to start the process
-- Conversion start --
Sample=0
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=D1
Sample=0
Sample=C1
Sample=C1
Sample=C1
Sample=C1
Sample=C1
```

Figure 49. Les résultats affichés sur l'Hyper Terminal

Donc, après cette vérification, nous pouvons affirmer que les conversions ainsi que la communication des données entre le convertisseur analogique numérique et le microcontrôleur se fait sans aucun problème ; il reste à vérifier maintenant les résultats obtenus lors de l'analyse d'une solution donnée.

### 5.3 Fonctionnement global

La validation globale du design nécessite des mesures de fluorescence d'une solution aqueuse d'une substance connue. Par exemple, la figure 50 (tiré de [26]), illustre les spectres d'émission et de transmission de la fluorescéine diluée dans l'eau, de la fluorescéine seule et de l'eau uniquement, qui ont été saisis à l'aide d'un monochromateur et d'un système de saisie de données FASTLAB de la compagnie Horiba Jobin Yvon.



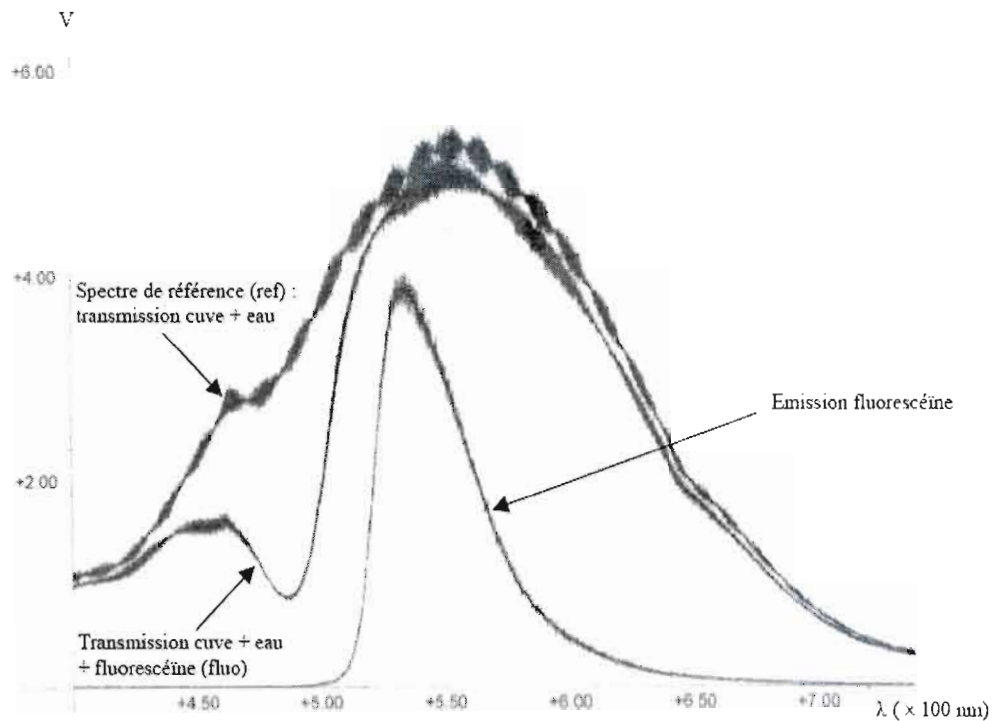


Figure 50. Acquisition et affichage des spectres d'émission et de transmission

Selon les spectres représentés ci-dessous seules les diodes qui ont des longueurs d'ondes proches de 550 nm (notamment la led verte) doivent fournir des tensions appréciables.

Les ressources utilisées du FPGA, compilées d'après les fichiers de synthèse produits par le logiciel de conception, sont résumées dans le tableau 6. Ces résultats révèlent que nous avons utilisés presque 50% des ressources disponibles sur la carte FPGA de Memec [20]. Il reste donc suffisamment de ressources pour ajouter un réseau de neurone au système dans le futur et ajouter ainsi une fonction d'analyse des signatures spectrales obtenues au système.

**Tableau 6.** Ressources utilisées

	Slice	LUT	Flip-Flop	BRAM
MicroBlaze	525	-----	---	2
LMB	3	6	2	---
OPB_Bus	46	81	5	---
RS232	----	108	57	---
OPB_Timer	200	275	266	---
OPB_GPIO	130	93	144	---

## Conclusion et travaux futurs

---

En résumé, nous avons conçu et réalisé un système de mesure de fluorescence de faible coût tout en étant performant. Notre système exploite la capacité inhérente des diodes électroluminescentes d'agir comme détectrices de lumière. Il a été développé et implémenté en utilisant une carte FPGA avec un processeur embarqué MicroBlaze et plusieurs autres blocs IP. Le développement de ce projet nous a permis de maîtriser l'outil de conception EDK de Xilinx.

Notre système de détection de fluorescence reste incomplet cependant et des lacunes restent à combler. Parmi les travaux à venir nous pouvons citer :

- Le système peut être immunisé contre le bruit en utilisant un système de modulation «CDMA : Code Division Multiple Access» comme bloc d'excitation de la diode électroluminescente.
- Le système pourrait être combiné avec un réseau de neurones pour former ensemble un système de détection, d'identification et de mesure de solution fluorophores.

Ces sujets font déjà l'objet d'un autre mémoire de maîtrise en cours. Par ailleurs, la flexibilité et la reconfigurabilité des FPGA facilitent grandement l'incorporation des ajouts précédents au design, permettant ainsi de créer un SoC complet pour la mesure et l'analyse de la fluorescence.

## Bibliographie

---

- [1] A. Sharma, et S. G. Schulman. " Introduction to Fluorescence Spectroscopy ". Wiley Interscience 1999.
- [2] F. cerf. "Les Composantes Optoélectroniques", Hermes Science Publication, Paris, 2000.
- [3] E. Rosencher, et B. Vinter. "Optoélectronique", Masson, 1998.
- [4] S. Yasutada, W. Shunjiro, T. Minori, et I. Masaaki. " A Portable Spectrometer Using a White Color Light Emitting Diode and a Charge Coupled Device and its application to On Site Determination of Iron ", July 2000.
- [5] A. Bensaoula, D. Starikov, et C. Boney. " III-Nitrides-on-Silicon Chips for Detection of Live Bacteria in Enclosed Space Environments ", TcSUH 2001.
- [6] H. Chuang, P. Macuch, et M. B. Tabacco. " Optical Sensors for Detection of Bacterial ", 2001 pp 462-66.
- [7] S. K. Moore. " Making Chips ", IEEE Spectrum, 2001 pp 54-59.
- [8] A. Bensaoula, C. Boney, et D. Starikov. " Miniature Optical Sensors for Detection of Water and Air Contaminants ", TcSUH 2001.
- [9] L. Polerecky, et J. Hamrle. " Development of optical sensor system based on fluorescence decay time measurement ", July 2001.
- [10] M. Ma et Z. Kolber. " Chlorophyll a/B-chlorophyll a sensor for the Biophysical oceanographic Sensor Array ", August 2003.
- [11] G. Rao, C. R. Albano, et Y. Kostov. " All Solid-State GFP Sensor ", July 2000.
- [12] C. Maxfield. " The Design Warrior's Guide to FPGAs ", Elsevier, 2004.
- [13] T. Kintisheff. " High-End Side of The FPGA Market ", Yeald, November 2003.
- [14] T. Kintisheff. " Low-End Side of The FPGA Market ", Yeald, November 2003.

- [15] M. Boukadoum, A. Bensaoula, et D. Starikov. " A Portable Multi-Band Optoelectronic System for Identifying and Measuring the Concentration of Fluorophore Substances ". June 2004.
- [16] [e.m.c.2.free.fr/natlum2.htm](http://e.m.c.2.free.fr/natlum2.htm).
- [17] OP37 - Low Noise, Precision, High Speed Operational Amplifier. Analog Device, December 2002.
- [18] AD712 - Dual Precision, Low Cost, High Speed, BiFET Op Amp. Analog Device, July 2002.
- [19] MAX1110, Low-Power, Multichannel, Serial, 8-Bit ADCs. Maxim-ic, October 1998.
- [20] Memec Spartan-3 LC User's Guide. Memec 13 february 2004.
- [21] MicroBlaze Processor Reference Guide, Xilinx 14 June 2004.
- [22] OPB UART LITE Reference Guide, Xilinx 29 July 2003.
- [23] BRAM Reference Guide. Xilinx 22 July 2003.
- [24] OPB Timer/Counter Reference Guide, Xilinx 25 November 2003.
- [25] OPB General Purpose Input/Output, Xilinx 18 May 2004.
- [26] J. Yvon. " Utilisation d'un monochromateur : Jobin Yvon HR250".

# Annexe 1

## Simple Hardware Design Lab: MicroBlaze

# Simple Hardware Design Lab: MicroBlaze

---

## Introduction

---

This lab guides you through the process of using Xilinx Platform Studio (XPS) to create a simple processor system. An MHS file and design netlists will be created.

---

## Objectives

---

After completing this lab, you will be able to:

- Create an XPS Project by using Base System Builder (BSB)
- Create a simple hardware design by using Xilinx IPs available in the Embedded Design Kit

---

## Procedure

---

In this lab, you will use the BSB of the XPS system to create a processor system consisting of the following processor IP:

- MicroBlaze
- LMB BRAM controllers for BRAM
- BRAM
- OPB bus
- OPB MDM
- OPB UART
- OPB GPIO for Push Buttons
- OPB GPIO for LEDs

---

## Opening the Project

### Step 1

---

Launch Xilinx Platform Studio (XPS) and create a project file by using Base System Builder. Select MicroBlaze as the processor, the processor clock frequency as 50 MHz, the bus clock frequency as 50 MHz, and On-chip H/W debug module as the debug interface.

- ❶ Open XPS by clicking **Start** → **Programs** → **Xilinx Platform Studio 6.2i** → **Xilinx Platform Studio**
- ❷ Click **File** → **New Project** → **Base System Builder**



Figure 1. New Base System Builder Based Project Creation

This will open the **Create New Project Using Base System Builder Wizard** dialog.

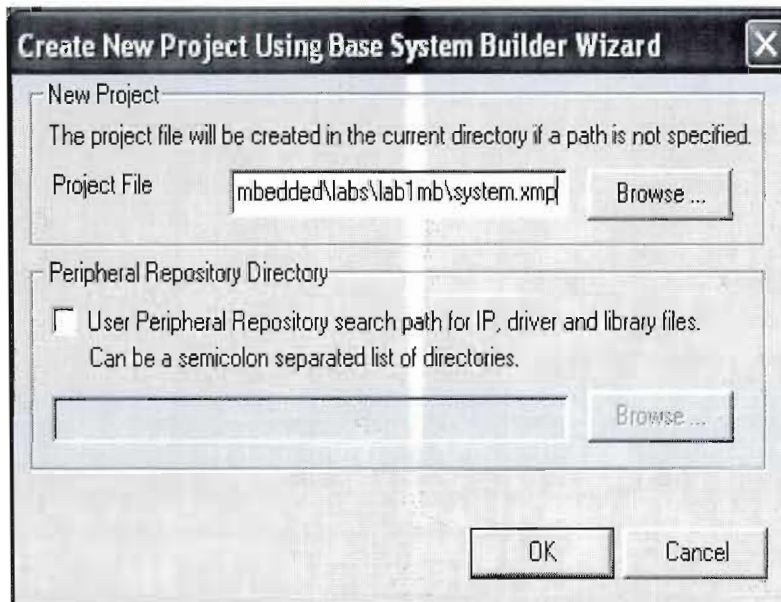


Figure 2. New Base System Builder Wizard Project Dialog

- Specify the **Project File** as `c:\xup\embedded\labs\lab1mb\system.xmp`
- Keep the **Peripheral Repository Directory** check box **unchecked**



- 3 Click **OK** and you will see the **Select Board** dialog box

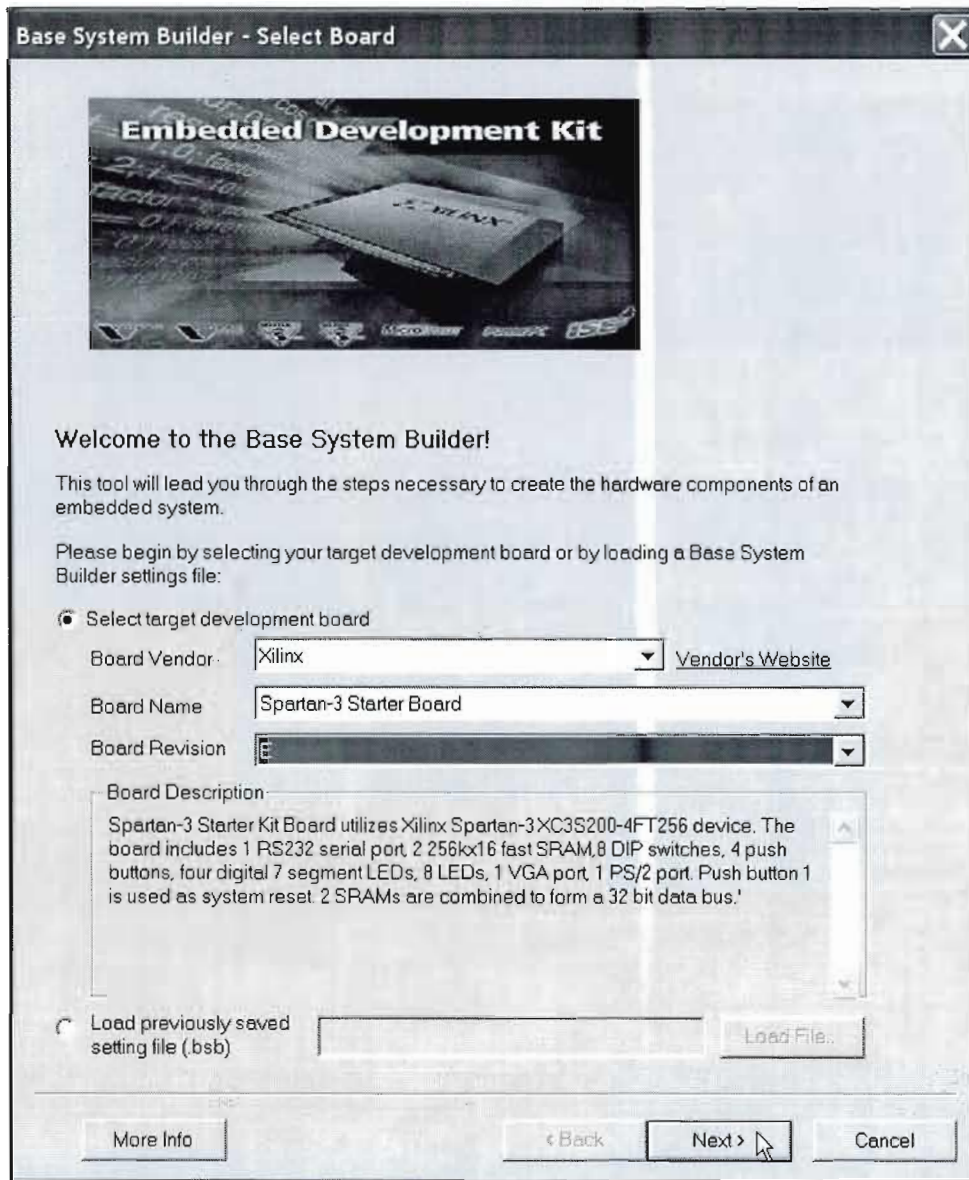


Figure 3. Select Board Dialog

- Specify **Xilinx** as the **Board Vendor**
- Select **Spartan-3 Starter Board** as the **Board Name**
- Select **E** as the **Board Revision**

- 4 Click the **Next** button and the **Selection Processor** dialog will be displayed

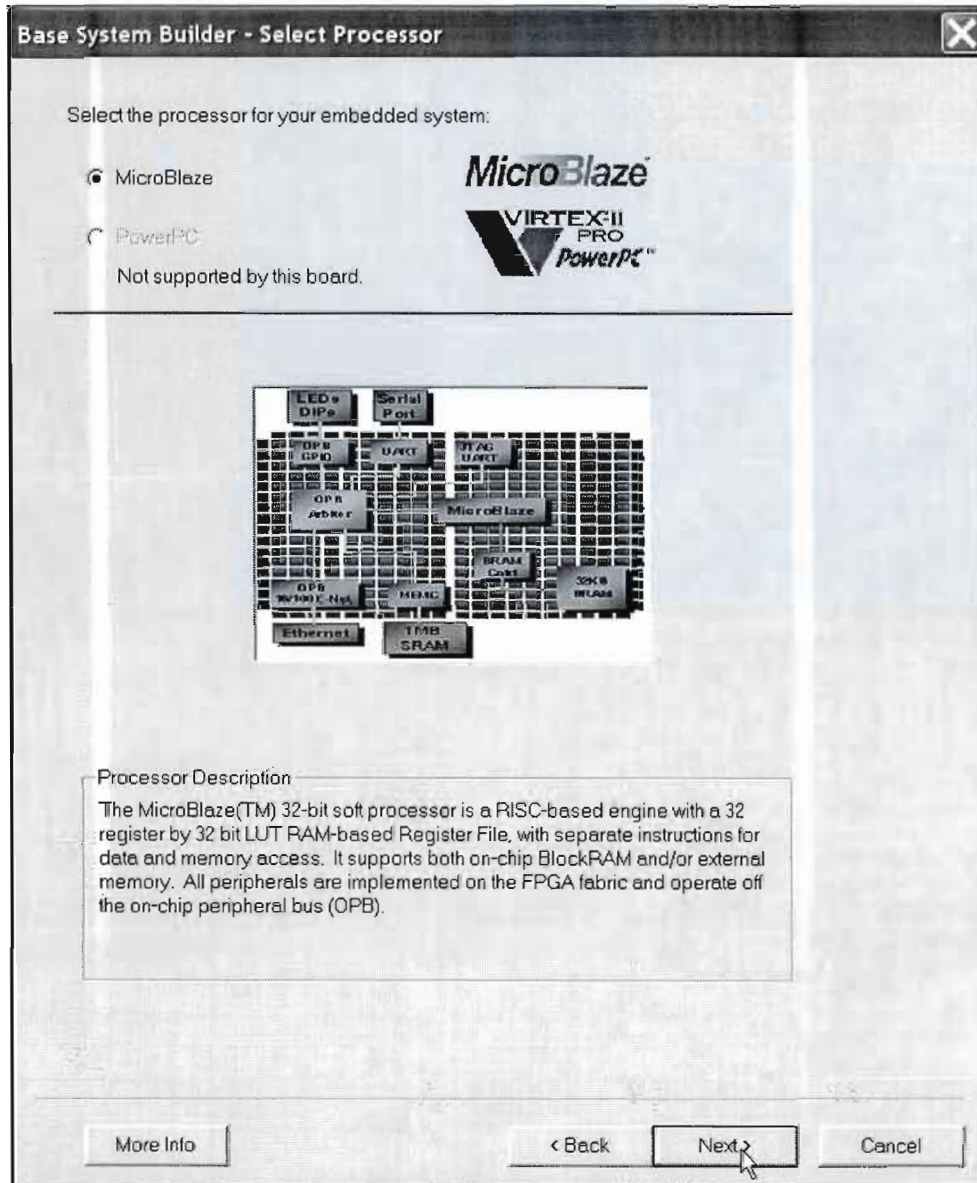


Figure 4. Select Processor Dialog

- 5 Select **MicroBlaze** as the processor

6 Click the **Next** button and the **Configure Processor** dialog will be displayed. Select settings to match the following:

- **Processor Clock Frequency: 50 MHz**
- **Debug Interface: On-chip H/W debug module**
- **Local Data and Instruction Memory: 8 KB**
- **Cache Enabled: unchecked**

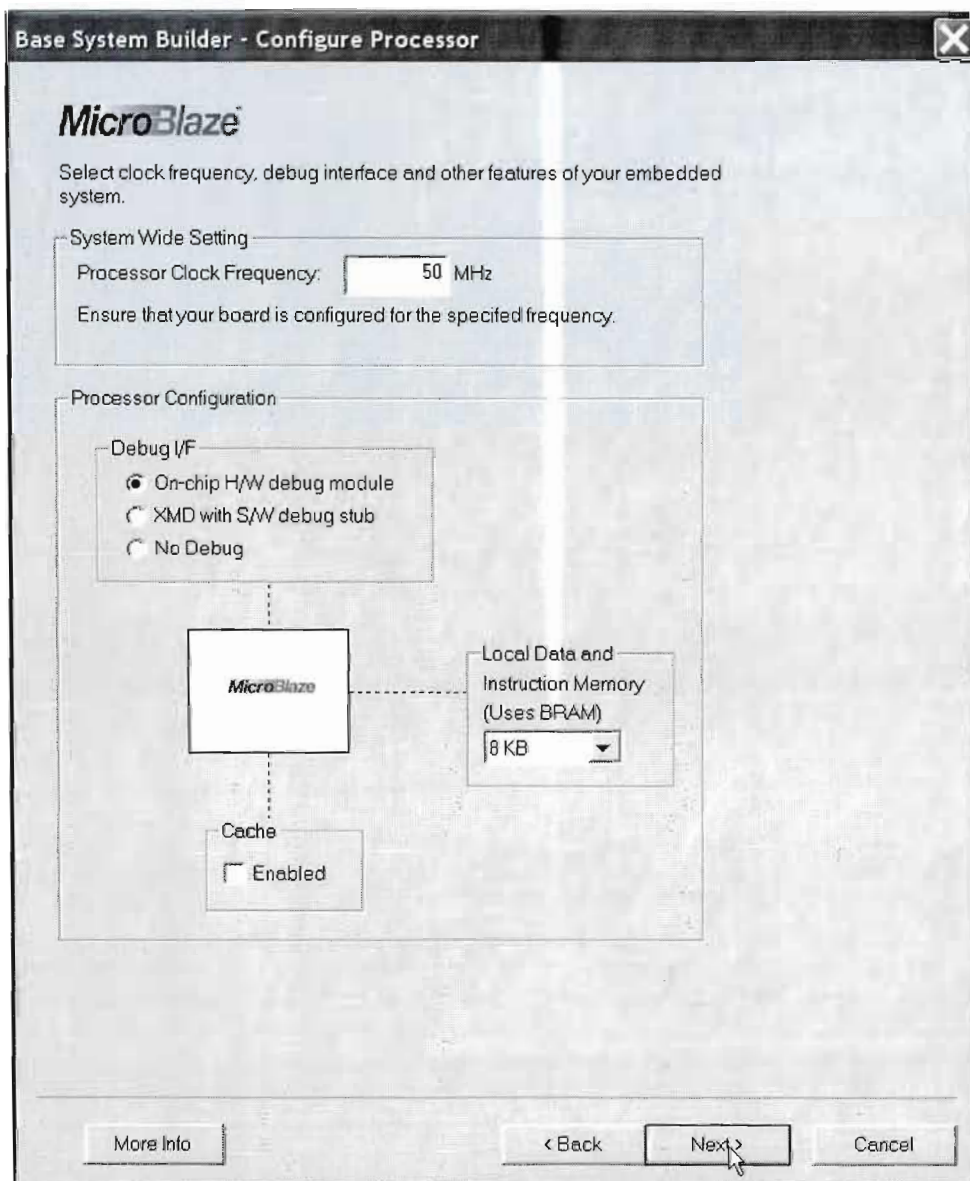


Figure 5. Configure Processor Dialog

## Select RS232, LEDs\_8Bit, and Push\_Buttons\_3Bit as the only external devices and generate the linker script.

- 1 Click **Next** and the **Configure IO Interfaces** dialog will be displayed. Uncheck the **LED\_7SEGMENT** and **DIP\_Switches\_8Bit** boxes, leaving the remaining devices with the default settings



Figure 6. Configure IO Interfaces Dialog

- 2 Click the **Next** button and the **Configure Additional IO Interfaces** dialog will appear

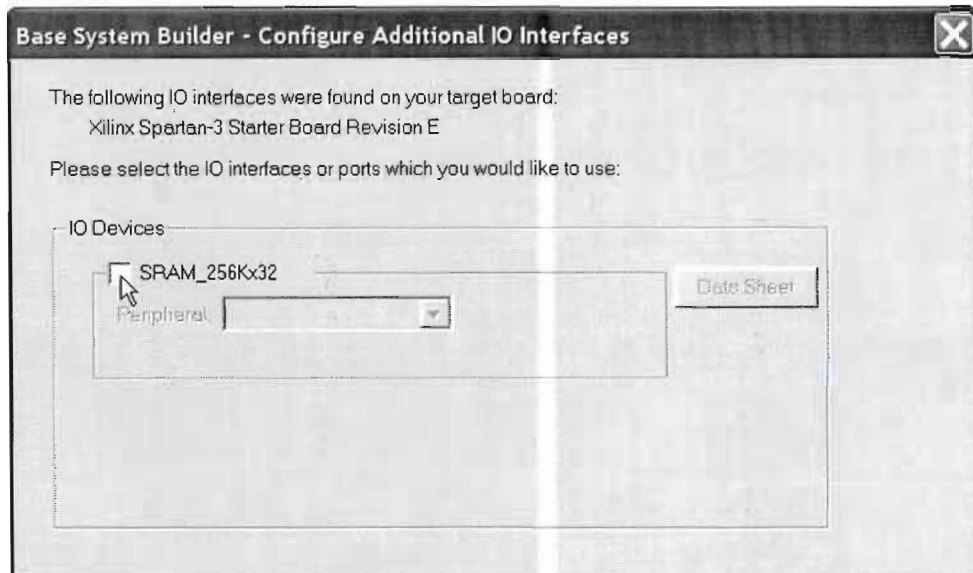


Figure 7. Configure Additional IO Interfaces Dialog

- 3 Uncheck the **SRAM\_256Kx32** box
- 4 Click the **Next** button and the **Add Internal Peripherals** dialog will appear

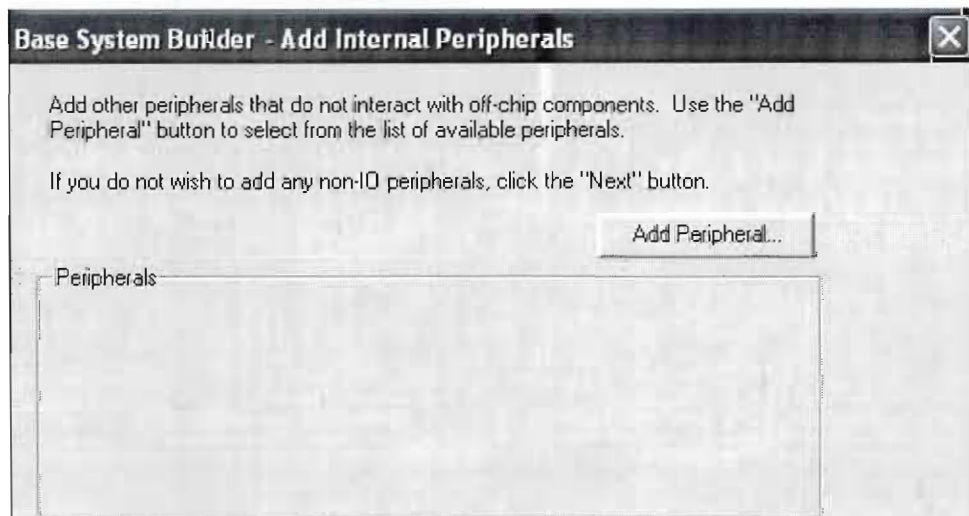


Figure 8. Add Internal Peripherals Dialog



- Click the **Next** button and the **Software Configuration** dialog box will appear

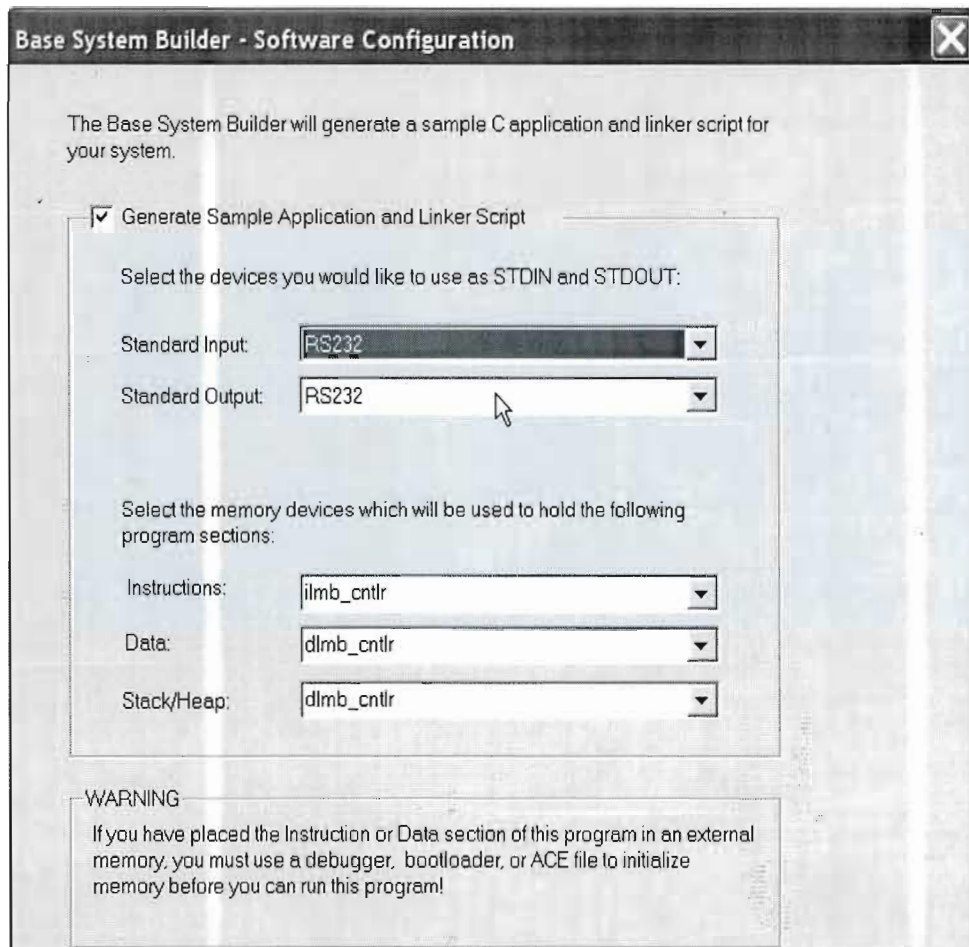


Figure 11. Software Configuration Dialog

- 6 Click the **Next** button and the **System Created** dialog will appear (summary of the system being created)

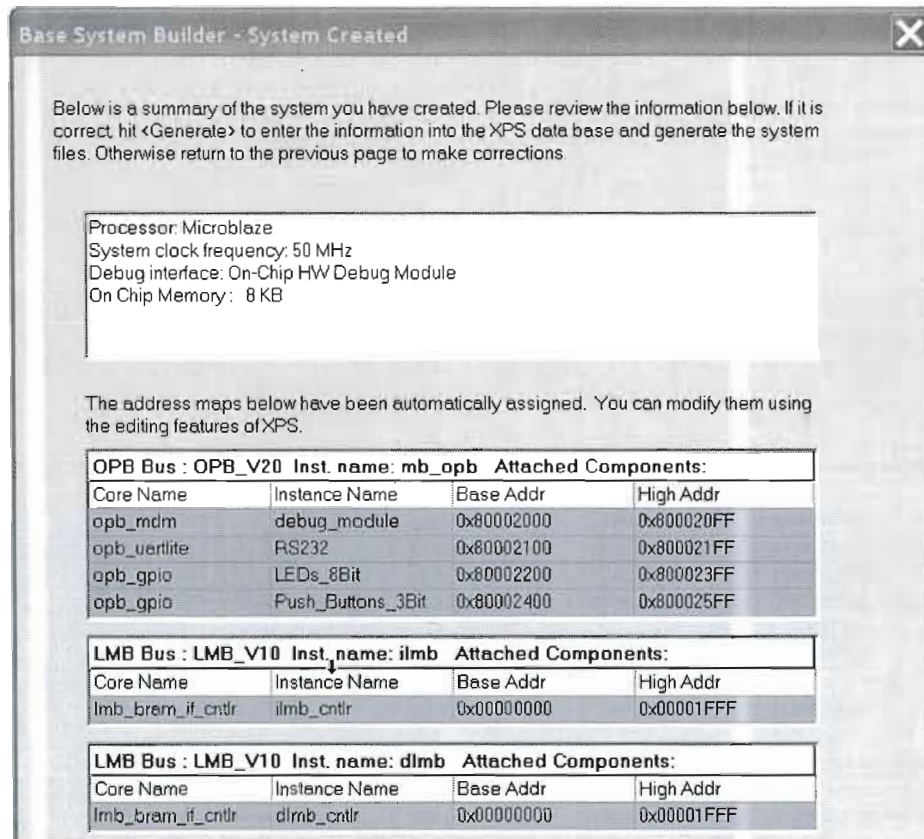


Figure 10. System Created Dialog

- 7 Click the **Generate** button
- 8 A congratulations screen will appear, indicating the files the BSB has created. Click the **Finish** button to finish generating the project

Using the **System** tab, study the project files created, view the project in schematic view, and practice editing the schematic view

- 1 In the XPS **System** tab, double-click the **system.pbd** file under **Project Files** to open a schematic view

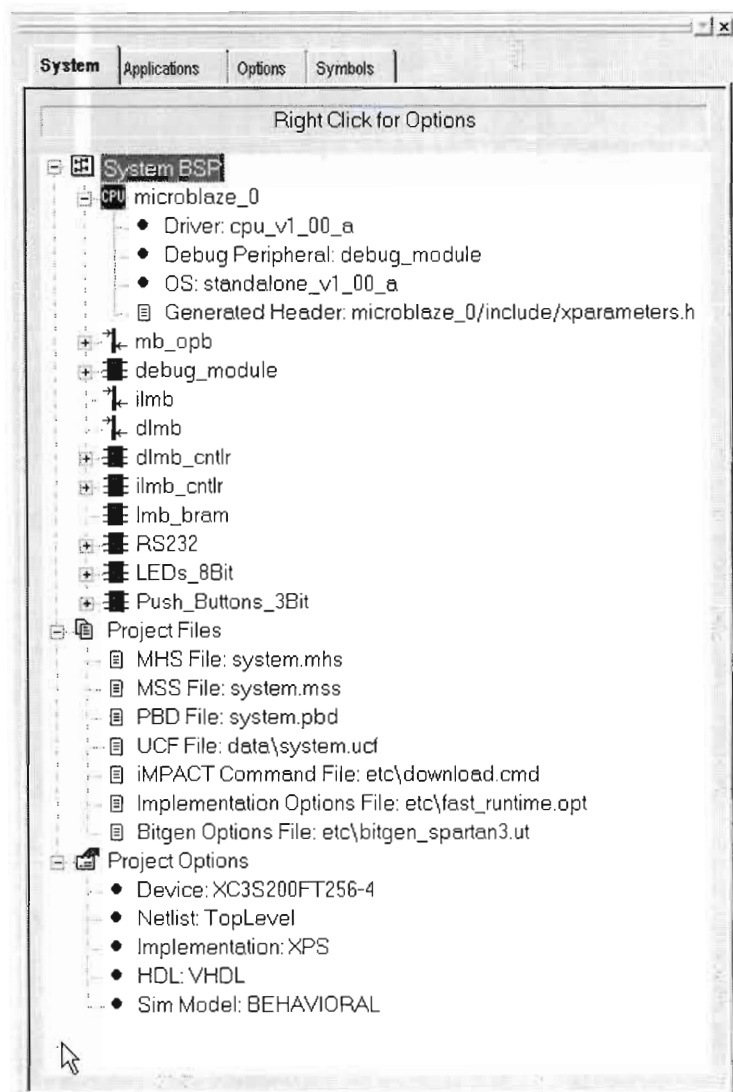


Figure 11. Selecting the Schematic File



- 2 Observe the various components that are used in the design

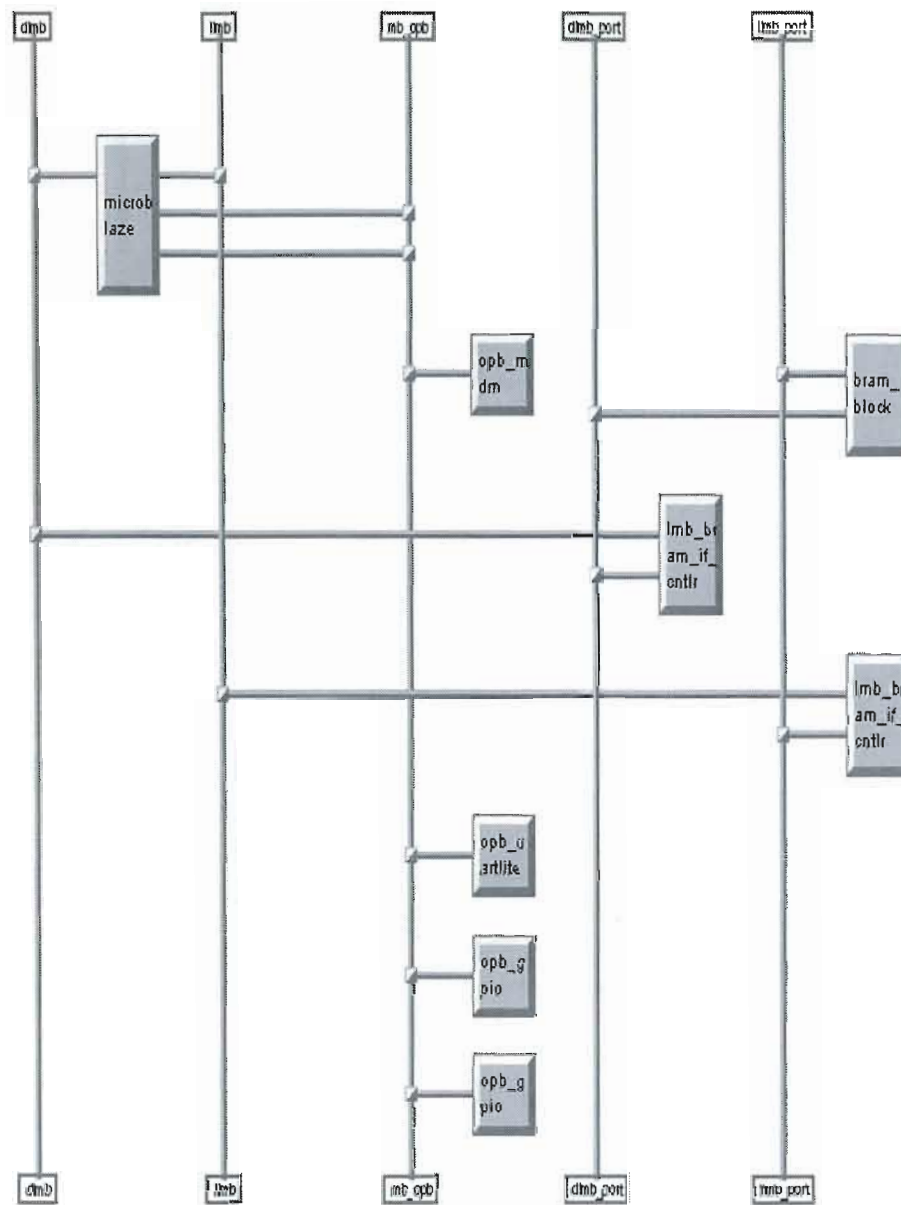


Figure 12. Schematic View of the Generated Project

You will see MicroBlaze™ connected to the ilmb, dlmb, and mb\_opb buses as well as the lmb\_bram\_ctrls. Notice that the opb\_mdm and three instances of the opb\_gpio components are connected to the OPB bus.

---

## Generating the Hardware Netlists

## Step 3

---

Using the **PlatGen** utility, generate the hardware netlist

- 1 In XPS, click **Tools** → **Generate Netlist** or click  in the toolbar

Observe the netlist generation in the console window as it progresses.

- 2 Open **Windows Explorer** and click **Start** → **Programs** → **Accessories** → **Windows Explorer**
- 3 Browse to the project directory (Lab1mb). You can see that several directories containing VHDL wrappers and implementation netlists have been created.

---

## Generating the FPGA bitfile

## Step 4

---

Using the **ISE** tools, generate the FPGA bitfile.

- 1 In XPS, click **Tools** → **Generate Bitstream** or click  in the toolbar

Observe the netlist generation in the console window as it progresses.

- 2 Open **Windows Explorer** and click **Start** → **Programs** → **Accessories** → **Windows Explorer**
- 3 Browse to the project directory (Lab1mb). No new directories have been created. Look in the implementation directory. You can notice that a system.bit file have been created.

---

## Conclusion

---

The BSB can be used in XPS to create a project. Several files, including an MHS file representing the processor system and a PBD file representing the schematic view, are created. Once the system has been defined, the netlist of the processor system can be created. In a future lab in this course, you will learn how to add other cores and simulate the design.

## **Annexe 2**

---

### **Le code source**

```

void Clocks_Gen()
/*****/
/* Cette fonction génère les Clocks 10kHz et 100kHz */
/* en utilisant les deux coeurs : */
/* Timer_100kHz et Timer_10kHz */
/*****/

{
    /* Configuration du Timer_TIMER_10KHZ
        PWM period= 100 us, ((0x000001F2 + 2) / 50MHz)
        avec high time=50us ((0x000000F8 + 2) / 50MHz) */

    XTmrCtr_mSetLoadReg(TIMER_10KHZ_BASEADDR, 0, 0x000001F2);
    XTmrCtr_mSetLoadReg(TIMER_10KHZ_BASEADDR, 1, 0x000000F8);

    // Le segment suivant met les Timer0 et Timer1 en mode Compare
    // et active la sortie PWM.
    XTmrCtr_mSetControlStatusReg(TIMER_10KHZ_BASEADDR, 0,
    XTC_CSR_ENABLE_ALL_MASK | XTC_CSR_ENABLE_PWM_MASK |
    XTC_CSR_ENABLE_TMR_MASK | XTC_CSR_AUTO_RELOAD_MASK |
    XTC_CSR_EXT_GENERATE_MASK | XTC_CSR_DOWN_COUNT_MASK)

    XTmrCtr_mSetControlStatusReg(TIMER_10KHZ_BASEADDR, 1,
    XTC_CSR_ENABLE_ALL_MASK | XTC_CSR_ENABLE_PWM_MASK |
    XTC_CSR_ENABLE_TMR_MASK | XTC_CSR_AUTO_RELOAD_MASK |
    XTC_CSR_EXT_GENERATE_MASK | XTC_CSR_DOWN_COUNT_MASK)
        /* Configuration du Timer_TIMER_100KHZ
        PWM period= 10 us, ((0x00001386 + 2) / 50MHz)
        avec high time=5 us ((0x000009C2 + 2) / 50MHz)*/

    XTmrCtr_mSetLoadReg(TIMER_100KHZ_BASEADDR, 0, 0x00001386);
    XTmrCtr_mSetLoadReg(TIMER_100KHZ_BASEADDR, 1, 0x000009C2);

```

```

// Le segment suivant met les Timer0 et Timer1 en mode Compare
// et active la sortie PWM.
XTmrCtr_mSetControlStatusReg(TIMER_100KHZ_BASEADDR, 0,
XTC_CSR_ENABLE_ALL_MASK | XTC_CSR_ENABLE_PWM_MASK |
XTC_CSR_ENABLE_TMR_MASK | XTC_CSR_AUTO_RELOAD_MASK |
XTC_CSR_EXT_GENERATE_MASK | XTC_CSR_DOWN_COUNT_MASK)

XTmrCtr_mSetControlStatusReg(TIMER_100KHZ_BASEADDR, 1,
XTC_CSR_ENABLE_ALL_MASK | XTC_CSR_ENABLE_PWM_MASK |
XTC_CSR_ENABLE_TMR_MASK | XTC_CSR_AUTO_RELOAD_MASK |
XTC_CSR_EXT_GENERATE_MASK | XTC_CSR_DOWN_COUNT_MASK)
}

void setConfig_ADC(Xuint8 canal, Xuint8* buf_tx)
/*****/
/* Cette fonction permet de configurer le ADC MAXIM */
/* paramètres: */
/* int8 Canal : Canal selectionné lors de l'acquisition */
/* int8 Buffer : correspond à l'adr du buffer TX */
/* qui contient les bytes de control. */
/*****/
{
    Xuint8 Control_Byte;
    Xuint16 i;

    switch (canal)
    {
        case 0 : Control_Byte = 0x8F; // Canal 0 selectionné
        case 1 : Control_Byte = 0x9F; // Canal 1 selectionné
        case 2 : Control_Byte = 0xAF; // Canal 2 selectionné
        case 3 : Control_Byte = 0xBF; // Canal 3 selectionné
        case 4 : Control_Byte = 0xCF; // Canal 4 selectionné
        case 5 : Control_Byte = 0xDF; // Canal 5 selectionné
        case 6 : Control_Byte = 0xEF; // Canal 6 selectionné
        case 7 : Control_Byte = 0xFF; // Canal 7 selectionné
    }
}

```

```

    }
    //Remplir le buffer Tx par Control_Byte
    for(i=0; i<BUFFER_SIZE; i++)
        buf_tx[i] = Control_Byte;
}

void Config_SPI_GPIO()
/*****
/* Cette fonction configure le registre de contrôle du SPI_GPIO */
*****/
{
    /* Seule Serial In (MISO) du SPI_GPIO est configuré comme input,
       les autres Serial Out et CS_NOT sont outputs */

    XGpio_mSetDataDirection(XPAR_SPI_GPIO_BASEADDR, 1,
        MAXIM_MISO_MASK);

    /* Initialiser la ligne Serial Out (MOSI) à 0 */
    clear_mosi();
}

Xuint8 get_miso()
/*****
/* Cette fonction lit la ligne Serial In (MISO) */
/* retourne : */
/* 0: Si la ligne MOSI est LOW */
/* 1: Si la ligne MOSI est HIGH */
*****/
{
    if( XGpio_mGetDataReg(XPAR_SPI_GPIO_BASEADDR, 1) & MAXIM_MISO_MASK)
        return 1;
    else
        return 0;
}

```

```

}

void set_cs()
/*****
/* Cette fonction met la ligne CS_NOT à LOW */
*****/
{
    Xuint32 curr_data = XGpio_mGetDataReg(XPAR_SPI_GPIO_BASEADDR, 1);
    XGpio_mSetDataReg(XPAR_SPI_GPIO_BASEADDR, 1,
                      (curr_data|MAXIM_SS_MASK));
}

void clear_cs()
/*****
/* Cette fonction met la ligne CS_NOT à HIGH */
*****/
{
    Xuint32 curr_data = XGpio_mGetDataReg(XPAR_SPI_GPIO_BASEADDR, 1);
    XGpio_mSetDataReg(XPAR_SPI_GPIO_BASEADDR, 1,
                      (curr_data&(~MAXIM_SS_MASK)));
}

void set_mosi()
/*****
/* Cette fonction met la ligne MOSI à HIGH */
*****/
{
    Xuint32 curr_data = XGpio_mGetDataReg(XPAR_SPI_GPIO_BASEADDR, 1);
    XGpio_mSetDataReg(XPAR_SPI_GPIO_BASEADDR, 1,
                      (curr_data|MAXIM_MOSI_MASK));
}

void clear_mosi()
/*****
/* Cette fonction met la ligne MOSI à LOW */
*****/
{

```

```

Xuint32 curr_data = XGpio_mGetDataReg(XPAR_SPI_GPIO_BASEADDR, 1);
XGpio_mSetDataReg(XPAR_SPI_GPIO_BASEADDR, 1,
                  (curr_data&(~MAXIM_MOSI_MASK)));
}

```

```

void Start_Conversion(Xuint8* buf_tx,Xuint8* buf_rx, Xuint16
Nb_Samples)
/*****/
/* Cette fonction déclenche la conversion via ADC */
/* */
/* paramètres : */
/* Xuint8 *buf_tx: est pointeur vers le tableau de bytes */
/* contenant les bytes de controle à transmettre */
/* Xuint8 *buf_rx: est pointeur vers le tableau de bytes */
/* contenant les samples apres convrsion */
/* Xuint8 Nb_Samples: le nombre samples à recevoir */
/*****/
{
    Xuint16 NumBytesSent ;
    Xuint16 NumBytesRcvd ;
    Xuint8 cnt,tmp_mask;
    Xuint8 mask = 0x80;
    Xuint8 mask2 = 0x80;
    Xuint8 sample= 0x00;

    NumBytesSent = 0;
    NumBytesRcvd = 0;

    while(NumBytesSent < Nb_Samples)
    {
        // transmission d'un seul byte
        // xil_printf("-- transmission d'un seul byte--\n\r");//1
cycle

```



```

        /* Désactiver ADC CS_NOT LOW */
        clear_cs();
for (cnt = 0; cnt < 8; cnt ++)
    {
        /* décalage cnt fois, à gauche pour passer au bit suivant */
        tmp_mask = mask >> cnt;
        if ((buf_tx[NumBytesSent] & tmp_mask))
            // écrire un 1 sur le bit1=MOSI du GPIO
            set_mosi();
        else
            // écrire un 0 sur le bit1=MOSI du GPIO
            clear_mosi();
        /* Activer ADC CS_NOT LOW */
        set_cs();
        /* Maintenir la ligne MOSI pour un delai=500*20ns=100us
*/
        delay(500); //Clk_100kHz=500 cycles CPU
        /* Lire la ligne MISO à partir du bit2 GPIO */
        /* Si la ligne MISO=HIGH Alors get_miso retourne 1
sinon 0*/
        if (NumBytesSent!=0)
            if (get_miso())
                // décalage à gauche pour remplir sample
                sample = (sample | (mask2>> cnt));
    }
    // xil_printf("--FIN transmission & Reception d'un seul byte-
-\n\r");

NumBytesSent++;
delay(1000); //wait 2 sclks
//Récupération du sample reçu dans le tableau buf_rx
buf_rx[NumBytesRcvd++] = sample;
sample = 0x00;
// Répéter le même processus jusqu'à réception de Nb_Samples

```

```

    }
}

void delay(Xuint32 cycle)

/*****/
/* Cette fonction permet de réaliser un délai */
/* paramètre : nombre de cycles */
/* Comme une addition se fait en un cycle CPU 20ns */
/* donc cette fonction permet de réaliser un délai */
/* égale à #cycle*20ns . */
/*****/
{
    Xuint32 i;

    for(i=0; i<cycle; i++);
}

```

## Le programme principal

```

/*****/
/* File : TestApp.c */
/* date : 20/12/2004 */
/* Auteur : Hassan Rar */
/* */
/* TestApp.c permet de tester le système sur une */
/* carte SPARTAN-3 XC3S400 de Xilinx. */
/*****/

// Ce fichier contient les valeurs des masques, buffer_size, ...
#include "maxim.h"

// drivers permettant de manipuler le core SPI_GPIO

```

```

#include "xgpio_1.h"

// drivers permettant de manipuler le core RS232
#include "xuartlite_1.h"

// drivers permettant de manipuler les cores Timer
#include "xtmrctr_1.h"
int main (void)
{
    Xuint8 canal, i;

/* Déclaration des buffers TX et RX pour les 8 canaux */

    Xuint8 BUFFER_TX0[BUFFER_SIZE];
    Xuint8 BUFFER_RX0[BUFFER_SIZE];
    Xuint8 BUFFER_TX1[BUFFER_SIZE];
    Xuint8 BUFFER_RX1[BUFFER_SIZE];
    Xuint8 BUFFER_TX2[BUFFER_SIZE];
    Xuint8 BUFFER_RX2[BUFFER_SIZE];
    Xuint8 BUFFER_TX3[BUFFER_SIZE];
    Xuint8 BUFFER_RX3[BUFFER_SIZE];
    Xuint8 BUFFER_TX4[BUFFER_SIZE];
    Xuint8 BUFFER_RX4[BUFFER_SIZE];
    Xuint8 BUFFER_TX5[BUFFER_SIZE];
    Xuint8 BUFFER_RX5[BUFFER_SIZE];
    Xuint8 BUFFER_TX6[BUFFER_SIZE];
    Xuint8 BUFFER_RX6[BUFFER_SIZE];
    Xuint8 BUFFER_TX7[BUFFER_SIZE];
    Xuint8 BUFFER_RX7[BUFFER_SIZE];

while(1)
{
    for (canal=0; canal < 7; canal++)
    {
        xil_printf("-- Maxim testing  begin --\n\r");

```

```

        xil_printf("Press any key to start the process\r\n");
        XUartLite_RecvByte(XPAR_RS232_BASEADDR);

/* Configuration ADC */
        setConfig_ADC(canal, BUFFER_TX);

/* Configuration du périphérique SPI_GPIO */
        Config_SPI_GPIO();

/* Génération des Clocks 10kHz & 100kHz */
        Clocks_Gen();

/* Début de la conversion */
        xil_printf("-- conversion start --\n\r");

switch (canal)
{
    case 0 :
        Start_Conversion (BUFFER_TX0,BUFFER_RX0, BUFFER_SIZE);
    case 1 :
        Start_Conversion (BUFFER_TX1,BUFFER_RX1, BUFFER_SIZE);
    case 2 :
        Start_Conversion (BUFFER_TX2,BUFFER_RX2, BUFFER_SIZE);
    case 3 :
        Start_Conversion (BUFFER_TX3,BUFFER_RX3, BUFFER_SIZE);
    case 4 :
        Start_Conversion (BUFFER_TX4,BUFFER_RX4, BUFFER_SIZE);
    case 5 :
        Start_Conversion (BUFFER_TX5,BUFFER_RX5, BUFFER_SIZE);
    case 6 :
        Start_Conversion (BUFFER_TX6,BUFFER_RX6, BUFFER_SIZE);
    case 7 :
        Start_Conversion (BUFFER_TX7,BUFFER_RX7, BUFFER_SIZE);
}

```

```

/* Affichage BUFFER_RX, selon le canal sélectionné */

switch (canal)
{
    case 0 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX0[i]);
    case 1 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX1[i]);
    case 2 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX2[i]);
    case 3 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX3[i]);
    case 4 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX4[i]);
    case 5 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX5[i]);
    case 6 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX6[i]);
    case 7 : for(i=0; i<BUFFER_SIZE; i++)
                xil_printf("Sample: %x\r\n", BUFFER_RX7[i]);
}

xil_printf("press any key to start new test\r\n");
XUartLite_RecvByte(XPAR_RS232_BASEADDR);
}

return 0;

```